

# PATENT ABSTRACTS OF JAPAN

(11) Publication number : 07-021968

(43) Date of publication of application : 24.01.1995

(51) Int.CI.

H01J 37/28  
G01B 21/30  
G11B 9/00

(21) Application number : 05-191631

(71) Applicant : CANON INC

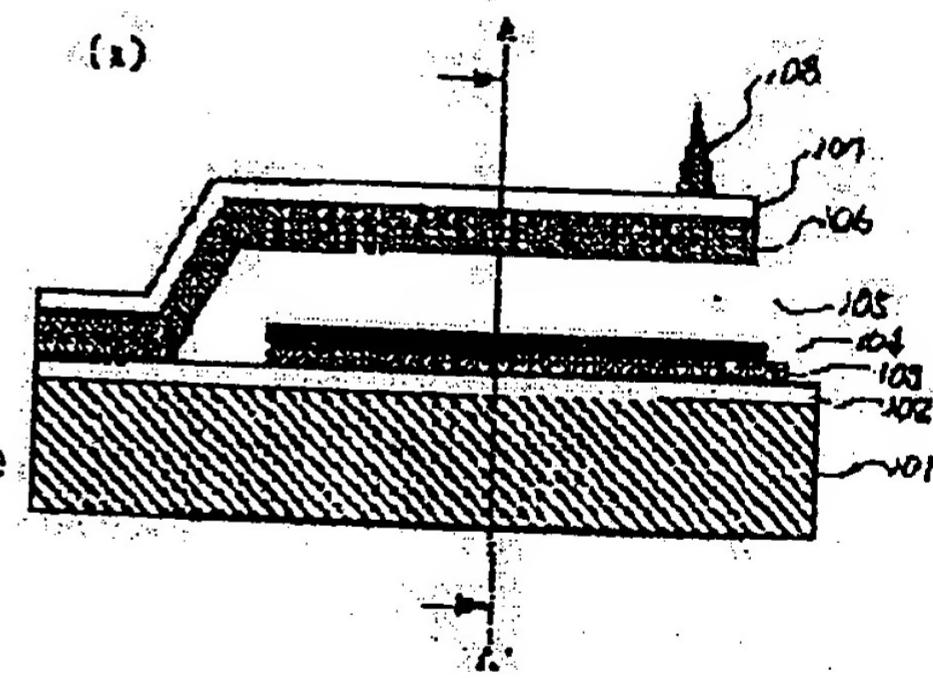
(22) Date of filing : 06.07.1993

(72) Inventor : WATANABE NOBUO  
TAKAMATSU OSAMU  
SUZUKI YOSHIO  
SHIMADA YASUHIRO  
NAKAYAMA MASARU

**(54) CANTILEVER TYPE DISPLACEMENT ELEMENT, CANTILEVER TYPE PROBE USING THE DISPLACEMENT ELEMENT, AND SCANNING TYPE PROBE MICROSCOPE AND DATA PROCESSER USING THE PROBE**

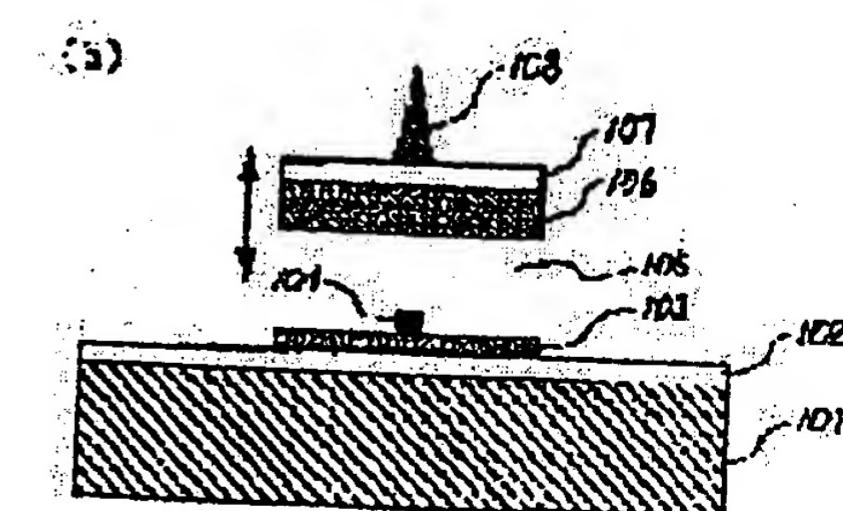
(57) Abstract:

PURPOSE: To suppress short-circuiting so as to improve the durability, as well as to prevent a sticking phenomenon so as to simplify the manufacturing process and to improve the yield, by providing a projecting position of an insulating material to the surface of a substrate or the surface of a cantilever side, to a cantilever type displacement element.



CONSTITUTION: On the surface of a silicon substrate 101, a silicon nitride membrane 102 is laminated, and after a tungsten membrane is laminated thereover, a fixed electrode 103 is formed by a patterning.

Furthermore, a silicone nitride to be an insulator is laminated, and by forming a projecting position 104 by a patterning, short-circuiting between the fixed electrode and an opposite electrode is prevented, as well as a sticking when the cantilever is released is prevented; in the manufacturing process thereafter. After that, a sacrificing layer 109, a multi-crystal silicon membrane 106, and a silicon nitride membrane 107 are laminated in



order, and after a heat treatment is applied, the membranes 106 and 107 are made into a cantilever form by a patterning, and then, the sacrificing layer 109 is removed by an etching, and a clearance 105 is formed between the cantilever 106 and the fixed electrode 103.

---

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

## (citation 7)

Japanese Patent Laid-Open Publication No. H7-21,968

Publication Date: January 24, 1995

Application No. H5-191,631 filed July 6, 1993

Inventor: Nobuo WATANABE et al.

Applicant: Canon K.K.

Title of the invention: Cantilevered displacement element, cantilever probe utilizing same and scanning probe microscope and information processor utilizing same

## (Claim 1)

A cantilevered displacement element comprising a fixed electrode (103) formed on a substrate (101) and a cantilever (106) having an electrode to oppose said fixed electrode and formed on said substrate, characterized in that a projected portion (104) is provided between said substrate and said cantilever, and on a surface of said substrate or a surface of said cantilever on the side of said substrate.

## (Abridgment of the description)

Fig. 9 schematically shows an embodiment of the claimed cantilever probe. An aluminum layer is sputtered at a thickness of 100 nm onto a silicon substrate 201 having a 500 nm thick thermal oxidation layer 202. The aluminum layer is patterned and etched to form a fixed electrode 203. Next, a zinc oxide layer is formed as a sacrificial layer 209 and patterned by etching (Fig. 8). A photoresist pattern is then formed and an aluminum layer is sputtered at a thickness of 300 nm, lifted off to form an opposing electrode 206. The opposing electrode 206 is formed to bridge over the thermal oxidation layer 202 and the sacrificial layer 209. After the opposing electrode 206 is formed, the opposing electrode 206 is used as a mask to etch away the sacrificial layer 209 by 200 nm. A step is thereby formed in the sacrificial layer 209. An insulating layer 207 is then deposited and patterned to give a cantilever probe as shown in Fig. 9. An electrode 213 is then formed over the insulating layer 207 by vapor depositing gold at 3000 nm. A probe 208 is formed on the electrode 213 and the sacrificial layer 209 is removed.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-21968

(43)公開日 平成7年(1995)1月24日

(51)Int.Cl.\*

H 01 J 37/28  
G 01 B 21/30  
G 11 B 9/00

識別記号

Z  
Z 9106-2F  
9075-5D

府内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数14 FD (全 15 頁)

(21)出願番号

特願平5-191631

(22)出願日

平成5年(1993)7月6日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 渡邊 信男

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 高松 修

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 鈴木 義勇

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74)代理人 弁理士 豊田 善雄 (外1名)

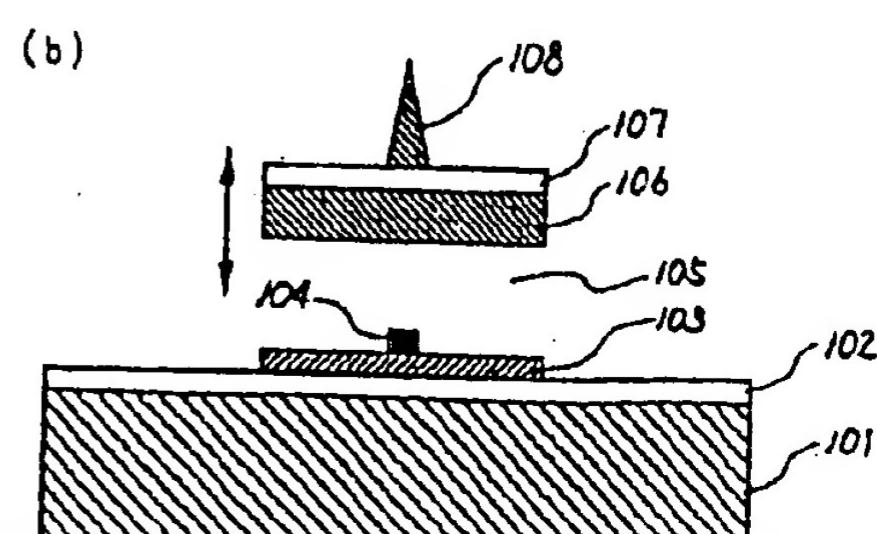
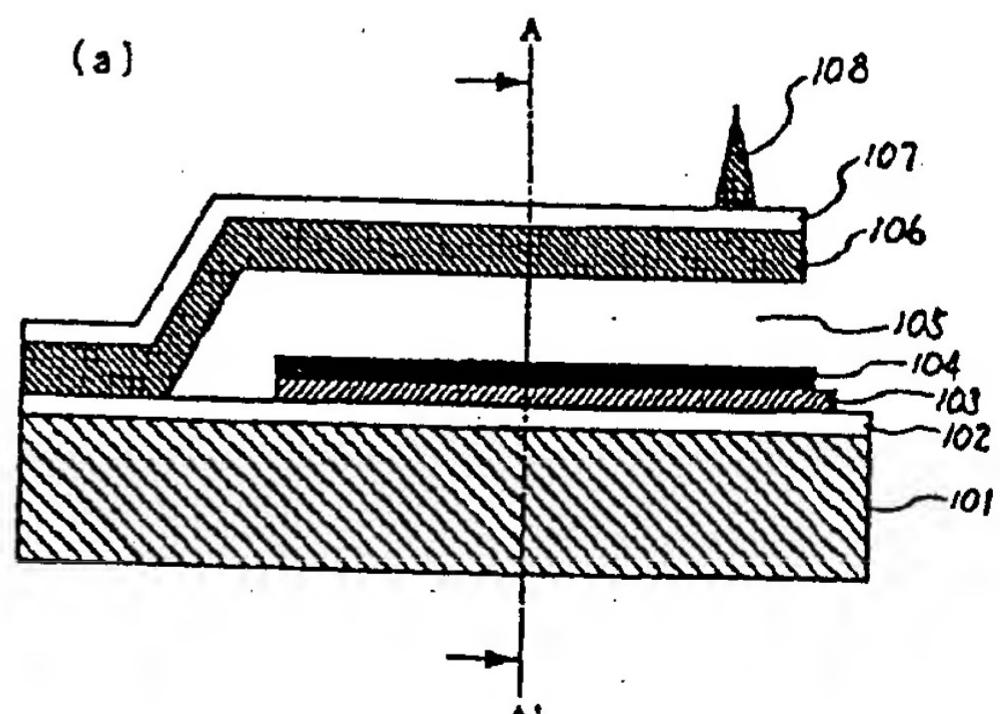
最終頁に続く

(54)【発明の名称】 カンチレバー型変位素子、及びこれを用いたカンチレバー型プローブ、及びこれを用いた走査型探針顕微鏡並びに情報処理装置

(57)【要約】

【目的】 走査型探針顕微鏡等に用いられ、大きな変位によっても電気的なショートを回避し得るカンチレバー型プローブを提供する。

【構成】 基板101上の固定電極103には絶縁体からなる凸状部位104が設けられており、基板101に支持され固定電極103に対向する対向電極を兼ねる導電性のカンチレバー106の自由端部には、絶縁層107を介して探針108が設けられているカンチレバー型プローブ。



## 【特許請求の範囲】

【請求項1】 基板上に形成された固定電極と、該固定電極に対向する対向電極を有し前記基板上に設けられたカンチレバーとを備えたカンチレバー型変位素子において、前記基板と前記カンチレバーとの間で且つ該基板表面あるいは該カンチレバーの基板側の面に凸状部位を有することを特徴とするカンチレバー型変位素子。

【請求項2】 前記凸状部位が、複数であることを特徴とする請求項1に記載のカンチレバー型変位素子。

【請求項3】 前記凸状部位が、絶縁体であることを特徴とする請求項1又は2に記載のカンチレバー型変位素子。

【請求項4】 基板上に形成された固定電極と、該固定電極に対向する対向電極を有し前記基板上に設けられたカンチレバーとを備えたカンチレバー型変位素子において、前記カンチレバーには前記対向電極より自由端側に突出した絶縁層が形成されていることを特徴とするカンチレバー型変位素子。

【請求項5】 前記固定電極が、前記対向電極よりも前記カンチレバーの自由端方向に長く形成されていることを特徴とする請求項4に記載のカンチレバー型変位素子。

【請求項6】 前記カンチレバーの自由端部の絶縁層と前記固定電極との距離が、前記対向電極と前記固定電極との距離よりも短いことを特徴とする請求項4又は5に記載のカンチレバー型変位素子。

【請求項7】 基板の隆起部分に形成された固定電極と、該固定電極に対向する対向電極を有し前記隆起部分に沿うようにして前記基板上に設けられたカンチレバーとを備えたカンチレバー型変位素子。

【請求項8】 請求項1～7いずれかに記載のカンチレバー型変位素子が同一基板上に複数形成されていることを特徴とするカンチレバー型変位素子。

【請求項9】 請求項1～8いずれかに記載のカンチレバー型変位素子において、前記カンチレバーの自由端部に尖鋭な探針を設けたことを特徴とするカンチレバー型プローブ。

【請求項10】 請求項9に記載のカンチレバー型プローブを備え、前記探針を試料表面に接近させて走査し、且つ、前記固定電極と前記対向電極間の静電力により、前記カンチレバーを走査面に垂直な方向に変位させる走査型探針顕微鏡。

【請求項11】 請求項9に記載のカンチレバー型プローブを備え、前記探針を試料表面に接触させて走査し、且つ、前記固定電極と前記対向電極間の静電容量を検出することで、前記カンチレバーの走査面に垂直な方向の変位を検出する走査型探針顕微鏡。

【請求項12】 請求項10又は11に記載の顕微鏡構成を、試料表面の特性を変化させることに用いる加工装置。

【請求項13】 請求項10～12いずれかに記載の顕微鏡あるいは加工装置の複数を一つの装置とした複合装置。

【請求項14】 請求項9に記載のカンチレバー型プローブを備え、前記探針を記録媒体に近接させ、該探針と記録媒体との間に電圧を印加して情報の記録及び／又は再生を行う情報処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、走査型トンネル顕微鏡（以下、「STM」と称す）や原子間力顕微鏡（以下、「AFM」と称す）等の走査型探針顕微鏡（以下、「SPM」と称す）等に用いられる片持ち梁（カンチレバー）構造の変位素子（アクチュエータ）、及びこれを用いたSPM並びに情報処理装置等に関する。

## 【0002】

【従来の技術】 近年、導体の表面原子の電子構造を直接観測できるSTMがジー・ビニッヒらにより開発（フェルベティカ フィジイカ アクタ, 55, 726 (1982)。）されて以来、先端の尖った探針を走査する事により様々な情報を得るSPM装置や、基板に電気的、化学的あるいは物理的作用を及ぼす事を目的としたSPMを応用した微細加工技術の研究開発が行われている。また、半導体微細加工技術やマイクロメカニクス技術により、例えば、基板としてシリコンウェハを用い、薄膜からなるカンチレバー上に探針を作製したコンパクトなSPM装置などが開発されている。

## 【0003】 一方では、記録再生装置、なかでも、コンピューターの計算情報等では大容量を有する記録装置に

30 対する要求がますます高まっており、半導体プロセス技術の進展によりマイクロプロセッサーが小型化し、計算能力が向上したために記録装置の小型化が望まれている。これらの要求を満たす目的で、記録媒体との間隔が微調整可能な駆動手段上に存在するトンネル電流発生用マイクロプローブからなる変換器から電圧印加することによって、記録媒体表面の形状を変化させることにより記録書き込みし、形状の変化によるトンネル電流の変化を検知することにより情報の読み出しを行い最小記録面積が10nm<sup>2</sup>となる記録再生装置が提案されている。

【0004】 上述したSPM及びそれを応用した記録再生装置に搭載されるカンチレバー型変位素子の駆動方法としては、例えば、カンチレバーを圧電バイモルフ構造とした圧電型や、カンチレバーに形成された対向電極と基板上に形成された固定電極とに電圧を印加する事により静電力を働かせて梁を変位させる静電型とがあり、静電型は構成が簡単で材料の自由度が高い特徴を有する。

【0005】 上記静電型の例としては、特開昭61-206148号で提案されているカンチレバー状素子がある。これは図18に示すように、Siウェハー401上

に不純物ドープにより固定電極402を設けた後、Siのエピタキシャル成長403を行い、これに再度不純物ドープにより対向電極404を設けた後、その中間のノンドープSi層を除去してカンチレバー405を形成したものである。なお、カンチレバーの電極上には絶縁層406が形成されその上にトンネル電流を検知する探針407と引き出し電極408が設けられている。また、上記と同様な構成で作成されたAFMが特開昭63-309802号に提案されている。これは微小力によるカンチレバーのたわみを静電容量の変化で検出するものであり、静電駆動カンチレバーと同じ素子構成を用いることができる。

#### 【0006】

【発明が解決しようとする課題】しかしながら、前述した静電型のカンチレバー型変位素子において、比較的大きな電圧印加によりカンチレバーを大きく変位させた時や、試料表面の大きな凹凸やごみ等によりカンチレバーが大きく変位した時に、狭くなった固定電極と対向電極との間で電気的なショートを起こす事があり、素子あるいは電気制御系に大きな損傷を与えていた。

【0007】また従来技術においては、製造方法に関しても以下の様な課題があった。基板表面にカンチレバーを作製する方法としては、通常、フォトリソ・エッチング等の半導体微細加工技術を応用している。これにより、シリコン基板表面に任意の形状の導電膜や絶縁膜の積層構造を形成する事が可能であり、それらの組み合わせにより梁状構造体や電極を自由に作製していた。一般に、基板表面から $10\text{ }\mu\text{m}$ 程度以下の狭い空間を隔てた位置にカンチレバーなどの構造体を作製するために、犠牲層を用いていた。この犠牲層とは、後に除去される事により空間を形成するための薄膜層であり、犠牲層表面に梁や電極や探針を作製し、最後にその犠牲層を除去する。ここで、梁や電極や探針等の重要な部位にダメージを与える事なく犠牲層を完全に除去するために、酸あるいはアルカリ等の液体を用いて犠牲層を溶解除去する。従って、犠牲層除去後に基板を乾燥させる必要があり、この時に梁と基板表面との隙間に入り込んだ液体が蒸発するに伴い、梁は液体の表面張力によって基板表面側へ曲げられ、最終的には梁が基板表面に貼り付いて取れなくなる現象が起こる。この貼り付き現象を回避するため、犠牲層除去後で且つ乾燥前に梁と基板との隙間に昇華性材料を浸透させて固化させた後、真空中で昇華させる方法が取られている。具体的には、例えば、犠牲層除去のウエット状態を保ちながらアルコールへ置換後、更に昇華性材料であるパラジクロルベンゼンの加熱液体への置換を行い、大気中へ取りだして室温で固化させた後に、真空容器内に設置してパラジクロルベンゼンを昇華させていた。カンチレバー等の作製においては、この様な昇華性材料を用いた貼り付き回避に関する工程が必要不可欠であり、この方法も未だ完全ではないので歩留ま

りを低下させる原因のひとつとなっていた。

【0008】また、従来の素子では図18に示したようにカンチレバー面が基板表面と同一平面内に形成されているため、探針を試料表面に近接して走査する際に、基板表面と試料表面を極めて接近させた状態で使用する必要があった。

【0009】このため基板上や基板周辺に形成される素子やワイヤーボンディング等の突起物が試料表面と接触し易くなるため、基板表面上の素子や配線の高さを極力小さく設計しなければならず、また基板を3軸方向へ駆動させる場合にも接触を避けるため細心の注意が必要であった。この問題は同一基板上へ複数のカンチレバーを配置し、マルチプローブとする場合より顕著となり、素子の設計及び駆動に多大な困難を要した。

【0010】従って本発明の目的は、上述したような従来技術が有する問題点に鑑み、簡易な構成で歩留まりの低下を防止し、また、カンチレバーの大きな変位による電気的なショートを回避し得るカンチレバー型変位素子や、試料表面を走査する際に試料表面と素子配線等との接触を防止し、より素子設計の自由度を増すことができるカンチレバー型変位素子を提供することにある。

【0011】更に本発明の他の目的は、上記カンチレバー型変位素子を用いたカンチレバー型プローブや走査型探針顕微鏡並びに情報処理装置等を提供することにある。

#### 【0012】

【課題を解決するための手段及び作用】上記目的を達成すべく成された本発明は、第1に、基板上に形成された固定電極と、該固定電極に対向する対向電極を有し前記基板上に設けられたカンチレバーとを備えたカンチレバー型変位素子において、前記基板と前記カンチレバーとの間で且つ該基板表面あるいは該カンチレバーの基板側の面に凸状部位を有することを特徴とするカンチレバー型変位素子であり、第2に、基板上に形成された固定電極と、該固定電極に対向する対向電極を有し前記基板上に設けられたカンチレバーとを備えたカンチレバー型変位素子において、前記カンチレバーには前記対向電極より自由端側に突出した絶縁層が形成されていることを特徴とするカンチレバー型変位素子であり、第3に、基板の隆起部分に形成された固定電極と、該固定電極に対向する対向電極を有し前記隆起部分に沿うようにして前記基板上に設けられたカンチレバーとを備えたカンチレバー型変位素子である。

【0013】以下、図面を用いて本発明を詳細に説明する。

【0014】図1は本発明第1のカンチレバー型変位素子のカンチレバー自由端部に尖鋭な探針を設けて構成されるカンチレバー型プローブの一例を示しており、図1(a)は縦断面図、図1(b)は図1(a)のA-A'面での断面図である。同図において101は基板、10

2は絶縁膜、103は固定電極、104は固定電極103上に形成された凸状部位、106は基板上に支持された導電性のカンチレバー、107は絶縁膜、108は探針である。本構成では、導電性のカンチレバー106のうち固定電極103に対向する部分が対向電極を兼ねており、これらの間に電圧を印加することで静電力により図1(b)の矢印の方向にカンチレバー106を変位させることができる。

【0015】本発明第1のカンチレバー型変位素子では凸状部位104を設けた事により、カンチレバー106と基板101間に空隙105を形成するための犠牲層除去工程の後に基板を乾燥させる際に、昇華性の材料に置換する必要が無い。即ち、カンチレバーと基板表面との間の液体が蒸発により減少する際にカンチレバーを基板側へ撓ませ、カンチレバーと基板とは接触するが、この時、カンチレバーと基板表面との接触面は前記凸状部位のみであり、この接触面積を小さくすることにより、カンチレバーが本来の形状に戻ろうとする力(バネ定数と変位量の積)が貼り付き力に打ち勝てば貼り付き現象は起こらない。

【0016】また前記凸状部位を絶縁性材料で形成した場合には、前記貼り付き防止効果を得られる事はもとより、固定電極と対向電極とが接近あるいは接触した際にも電気的なショートを防止する事が可能となり、素子及びその電気制御系の耐久性が向上する。

【0017】図1に示した例では凸状部位を固定電極表面に形成しているが、これはカンチレバー側の対向電極表面であっても、また、これらの電極上でなくとも基板とカンチレバー間で且つ基板表面あるいはカンチレバーの基板面側に形成しても良い。また前記凸状部位の形状や個数も特に限定されるものではなく、前述した貼り付き現象を防止できるように適宜設計することができる。

【0018】次に、本発明第2のカンチレバー型変位素子について説明する。

【0019】図7は本発明第2のカンチレバー型変位素子のカンチレバー自由端部に尖鋭な探針を設けて構成されるカンチレバー型プローブの一例を示す概略図であり、201は基板、202は絶縁膜、203は固定電極である。カンチレバー部は対向電極206と絶縁層207で構成されており、カンチレバー上には引き出し電極213が形成され、更に引き出し電極213上には情報の入出力のための探針208が形成されている。

【0020】カンチレバーを構成している絶縁層207は、カンチレバーの自由端側に対向電極206よりも突出して形成されている。

【0021】本構成では、固定電極203と対向電極206との間に電圧を印加する事により、静電力でカンチレバーを基板面に垂直な方向に撓ませて変位させることができる。このときカンチレバーの自由端部が一番大きく変位するが、基板側への変位量が大きい場合にも固定

電極203は絶縁層207と接触し、対向電極とは接触しないため電極間の電気的なショートを回避できる。

【0022】本発明第2のカンチレバー型変位素子において、上記電極間の電気的なショートの回避をより確実にするためには、図7に示したように固定電極203をカンチレバーの自由端方向に対向電極206よりも長く形成するのが好ましく、更には、図9に示されるようにカンチレバー自由端部の絶縁層207を基板面側に突出させ、カンチレバー自由端部の絶縁層と固定電極203との距離が、対向電極206と固定電極203との距離よりも短くするのが好ましい。

【0023】次に、本発明第3のカンチレバー型変位素子について説明する。

【0024】図11は本発明第3のカンチレバー型変位素子の特徴を最もよく表す構成図であり、図11(a)は基板上面より見た平面図、図11(b)は図11(a)中の破線A-A'における断面図である。

【0025】図11において301は基板であり、302は固定部であり、303はカンチレバーである。基板上のカンチレバーの下となる部分には隆起部304が設けられており、カンチレバー303はこの隆起部304に沿うように上方へ傾斜している。隆起部304の上面には固定電極305が設けられており、またカンチレバー下面には対向電極306が形成されている。固定電極305及び対向電極306は基板上へ個別に引き出されており、それぞれ電圧印加する事が出来るようになっている。

【0026】本構成では、固定電極305と対向電極306との間に電圧を印加することにより、静電力でカンチレバー303の先端部を基板面に垂直な方向に微少に変位させることができる。

【0027】本発明第3のカンチレバー型変位素子は、隆起部304上に固定電極305を設け、固定電極305と対向電極306との間隔が大きくならないようにしているため、カンチレバー先端の駆動電圧当たりの変位量を減少させることなく、変位部分を基板面より遠ざけることができる。このため基板上に配置する他の素子や配線の基板表面からの高さ方向の余裕を大きくすることができ、設計の自由度を増すことができる。

【0028】またカンチレバー自由端部に探針を設け、走査型探針顕微鏡に用いた場合においても、試料表面と基板面との間隔が大きくとれるため、試料への接近や走査を行うときに試料と基板、その他周辺装置との接触を回避することが容易となる。

【0029】更に同一基板上へ本発明第3の複数のカンチレバー型変位素子を配し、半導体素子とともに集積化したデバイスや、それを用いた情報処理装置等においては、必然的に一緒に搭載される素子や配線、駆動機構等が多くなるため、試料表面と基板面との間隔が大きくとれることは設計、及び駆動時に有利となる。

【0030】以上説明した本発明第1～第3のカンチレバー型変位素子において、基板材料としては、半導体、金属、ガラス、セラミックス等を用いることができるが、同一基板上に複数の素子を形成する場合には、表面凹凸の小さい材料が好ましく、例えばコーニング#7059フュージョン、溶融石英、更には表面を研磨した#7059、石英、シリコンウェハー等を用いることができる。また、基板上にトンネル電流を増幅処理するアンプ、素子駆動とトンネル電流の選択のためのマルチプレクサ、シフトレジスタ等を積載する場合には単結晶シリコンウェハーを用いる。

【0031】また、素子の形成方法としては、従来公知の技術、例えば半導体産業で一般に用いられている真空蒸着法やスパッタ法、化学的気相成長法等の薄膜作製技術やフォトリソグラフ技術及びエッチング技術を適用することができ、その作製方法は本発明を制限するものではない。また、上記説明では静電力で駆動変位する素子について述べたが、素子構成を変更することなく、静電容量検出型の素子として使用できることは明らかである。

【0032】また、本発明のカンチレバー型変位素子のカンチレバー自由端部に尖鋭な探針を設けて構成されるカンチレバー型プローブは、探針を試料表面に接近させて走査する静電駆動型の走査型探針顕微鏡や、探針を試料表面に接触させて走査する静電容量型の走査型探針顕微鏡や、探針を記録媒体に近接させ、探針と記録媒体との間に電圧を印加して情報の記録及び／又は再生を行う情報処理装置、更には試料表面近傍へ電気的、化学的あるいは物理的作用等を及ぼす事で試料表面の特性を変化させる加工装置等に適用される。

【0033】

【実施例】以下、本発明の実施例を説明する。

#### 【0034】実施例1

図1に示したような本発明第1のカンチレバー型変位素子を用いたカンチレバー型プローブを静電容量型AFMに適用した例を説明する。

【0035】先ず、本実施例のカンチレバー型プローブの作製方法を図2を用いて説明する。

(a) 結晶面が(100)であるシリコン基板101表面上に、窒化シリコン膜102を化学的気相成長(CVD)法により厚さ約0.5μm堆積した。次に、タングステン膜を通常のスパッタ成膜法により厚さ約0.5μm堆積後、通常のフォトリソエッチング法によりバーニングして固定電極103とした。

(b) 窒化シリコン膜102を成膜したのと同様に、CVD法により窒化シリコンを厚さ約0.5μm堆積後、通常のフォトリソエッチング法によりバーニングして凸状部位104とした。ここで、凸状部位となる材料を本実施例の様に絶縁体で作製すれば、作製プロセスにおいてカンチレバーをリリースする際の貼り付き防止効果

と、固定電極・対向電極間のショート防止効果との両方の効果が得られる。また、凸状部位を金属等の導電性材料で作製した場合は、貼り付き防止効果が得られる。

(c) 犠牲層109として、酸化シリコンをバイアスパッタ法により厚さ約2μm堆積した。ここで、バイアスパッタ法を用いたのは犠牲層109の表面を団の様に平滑にするためであり、犠牲層表面を平滑にできる方法であればバイアスパッタ法に限らない。犠牲層109の表面が凸状部位104の形状を反映した凸形状となると、犠牲層の上層に形成するカンチレバーの基板側の面がその反転形状(凹形状)となり、犠牲層除去時に基板面とカンチレバー面との接触面積が大きくなるので貼り付き易くなる。また、ショートする可能性も有り、本発明の効果が低下する。

【0036】更に、化学的気相成長法により多結晶シリコン膜106を厚さ約1.2μm堆積し、リンイオンを約 $1 \times 10^{18} \text{ cm}^{-2}$ 注入した後に、化学的気相成長法により厚さ約0.3μmの窒化シリコン膜107を形成した。窒素雰囲気で1100℃、60分の活性化熱処理を行った後に、多結晶シリコン膜106と窒化シリコン膜107とを、通常のフォトリソエッチング法でバーニングしてカンチレバー状にした。

(d) カンチレバーの先端付近に、Spindt法によるタングステンの探針108を形成した。この探針の形成に関しては、斜方蒸着を用いたSpindt法の他に、電解研磨法によるタングステンワイヤ探針を接着する方法など、作製方法は問わない。

(e) 酸化シリコン犠牲層109をバッファードフッ酸液でエッチング除去した後、アルコールに置換してから基板を乾燥した。カンチレバー106と固定電極104との間に空隙105が得られ、カンチレバー型プローブの作製工程が終了した。

【0037】本実施例では、上記の基板乾燥時において、カンチレバーが基板表面側へ撓み、基板表面に貼り付きそうになるが、これらの接触面積が十分小さい凸状部位だけであるため、乾燥時にカンチレバーのバネ性によりリリースされ、貼り付きは発生しなかった。これにより、従来法の様な昇華性材料を用いた工程を簡略化できるとともに、歩留まりが向上した。

【0038】以上のようにして作製したカンチレバー型プローブを用いて図6に示す装置を構成した。図6は静電容量型AFM、更には静電駆動型STMとしても用いる事ができる構成としているため、カンチレバー型プローブの探針108はカンチレバー上に形成される引き出し電極(AFMでは不要)上に形成されているように示してある。

【0039】120は試料、121は固定電極配線、122は対向電極を兼ねるカンチレバーへの配線、123は静電容量検出ユニット(STMでは静電駆動ユニット)である。また、124はトンネル電流検出ユニッ

ト、125は引き出し電極用配線、126は試料配線であり、これらはAFMでは不要である。尚、カンチレバー型プローブを試料表面に沿って2次元移動させるための素子及び電気制御系は省略してある。

**[0040]** 図6に示した装置を用いて試料表面のAFM像を観察したところ、凸状部位を有しない従来のカンチレバー型プローブと同様のAFM像が得られ、この時、表面に空隙105程度の凹凸のある試料であっても、対向電極と固定電極との間で電気的なショートは起こらず、従来のカンチレバー型プローブを用いた時の様に損傷する事がなく、装置の耐久性が向上した。

#### **[0041] 実施例2**

本発明第1のカンチレバー型変位素子を用いたカンチレバー型プローブを静電容量型AFMに適用した別の例を説明する。

**[0042]** 図3に本実施例のカンチレバー型プローブを示す。図3(a)はカンチレバー型プローブの主要部分について、分かり易くする為にカンチレバーを点線で示した模式的平面図であり、図3(b)は図3(a)のA-A'断面を、図3(c)は図3(a)のB-B'断面を、それぞれ模式的に示したものである。

**[0043]** 図3において図1中の符号と同一符号で示したものは同等部材を示しており、110は絶縁膜(塗化シリコン)102と一体の塗化シリコンの突起、111は突起110の形状を反映した固定電極(タンゲステン)103表面の凸状部位、112は固定電極103の配線である。

**[0044]** 本実施例においては、凸状部位111のもととなる薄膜による突起を塗化シリコン膜102の一部で形成した。即ち、シリコン基板101表面に塗化シリコンを厚く堆積したのち、通常のフォトリソエッティング法により、突起110が点状に残るようにパターニングした。その後に、固定電極103として全面にタンゲステンを堆積した。従って、カンチレバーを固定電極側へ大きく変位させるとショートする可能性がある。本実施例において、その他の製造方法については、基本的には実施例1と同様なので省略する。

**[0045]** 本実施例は、凸状部位を複数の点状として凸状部位の面積を更に減らした事が特徴であり、貼り付きやすい柔らかな(バネ定数が小さい)カンチレバーでも、前述した基板乾燥時に基板表面に貼り付かない特徴がある。このため、実施例1と同様に製造工程が簡略化されるとともに歩留まりが向上し、更にはカンチレバーの設計の自由度が増す。また、本実施例のカンチレバー型プローブを実施例1と同様に図6に示したAFM装置に組み込み試料表面のAFM像を観察したところ、凸状部位を有しない従来のカンチレバー型プローブと同様のAFM像が得られた。

#### **[0046] 実施例3**

本発明第1のカンチレバー型変位素子を用いたカンチレ

バー型プローブを静電駆動型STMに適用した例を説明する。

**[0047]** 図4に本実施例のカンチレバー型プローブを示す。図4(a)はカンチレバー型プローブの主要部分について、分かり易くする為にカンチレバーを点線で示した模式的平面図であり、図4(b)は図4(a)のA-A'断面を、図4(c)は図4(a)のB-B'断面を、それぞれ模式的に示したものである。

**[0048]** 図4において図1中の符号と同一符号で示したものは同等部材を示しており、103a、103bは固定電極、112a、112bは固定電極103a、103bの配線、113は絶縁膜107上に形成した引き出し電極である。

**[0049]** 固定電極を2つの電極に分割したのは、電圧印加により固定電極・対向電極間に形成される電界を不均一とし、カンチレバーを捻る事により探針108の先端を2軸変位させるためである。絶縁性の凸状部位104としては、塗化シリコン膜をパターニングして用いた。それ以外の部位の材料や基本的な製造方法については、実施例1あるいは実施例2と同様なので省略する。

**[0050]** 本実施例の構成においても、実施例1と同様に製造時の貼り付き現象の防止、及び駆動時の電気的なショートの防止効果がある。本実施例のカンチレバー型プローブを用いて図6に示したようなSTM装置を構成し試料表面の観察を行ったところ、基本的には凸状部位を有しない従来型のものとほぼ同様の特性を示した。但し、表面の凹凸が大きい試料においても、対向電極と固定電極とが電気的にショートする事がなく、装置の耐久性が向上した。

#### **[0051] 実施例4**

本発明第1のカンチレバー型変位素子を用いたカンチレバー型プローブを静電駆動型STMに適用した別の例を説明する。

**[0052]** 図5に本実施例のカンチレバー型プローブを示す。図5(a)はカンチレバー型プローブの主要部分について、分かり易くする為にカンチレバーを点線で示した模式的平面図であり、図5(b)は図5(a)のA-A'断面を、図5(c)は図5(a)のB-B'断面を、それぞれ模式的に示したものである。

**[0053]** 図5において図4中の符号と同一符号で示したものは同等部材を示している。基本的な製造方法については、実施例1と同様なので省略する。ただし実施例1から実施例3では、凸状部位104を固定電極側に形成したが、本実施例では対向電極を兼ねるカンチレバーの裏側(基板側の面)に形成した。この凸状部位による、対向電極・固定電極間のショート防止及び貼り付き現象を回避する効果については、固定電極側へ作製した実施例1から3と大きな差異はない。但し、凸状部位が付加された事により、カンチレバーの共振周波数及びバネ定数は若干高くなるので考慮が必要であり、必要以上

に大きな凸状部位を設ける事は望ましくない。

【0054】同様の構成でありながら、凸状部位を設けない従来のカンチレバー型プローブを図6に示したようなSTM装置に組み込んで使用した場合では、カンチレバーを大きく撓ませた時に、対向電極と固定電極との間で電気的にショートする場合があったが、本構成とする事により改善された。また、製造プロセスにおいても、本実施例の凸状部位を有するカンチレバーは、犠牲層除去後にも基板へ貼り付くことなく容易にリリースする事が可能であった。

#### 【0055】実施例5

図5に示した実施例4におけるカンチレバー型プローブを組み込んだ図6に示したようなSTM装置を、加工装置として使用した例について説明する。

【0056】凸状部位を有するカンチレバー型プローブ及び試料としてのGaAsウェハとを真空容器内に設置して、反応性ガスとして塩素を導入した状態でSTM観察する事により、GaAs試料表面を局所的にエッチング可能であった。また、反応性ガスとしてWF<sub>6</sub>を導入する事により、試料表面のSTM観察した部分にのみWを堆積する事が可能であった。この様に、本発明第1による凸状部位を有するカンチレバー型プローブを加工装置に組み込んで使用する事も可能であった。

【0057】実施例1～5で説明したように、本発明第1による凸状部位を有するカンチレバー型プローブをAFM、STM、加工装置として用いる事が可能であり、それらの複合装置として用いることが可能であった。

#### 【0058】実施例6

図7に示したような本発明第2のカンチレバー型変位素子を用いたカンチレバー型プローブをSTM装置に適用した例を説明する。

【0059】先ず、本実施例におけるカンチレバー型プローブの作製方法を、図8の製造工程を示す断面図を用いて説明する。

【0060】熱酸化膜202が5000Å形成されたSi基板201の表面に、スパッタ法によりアルミニウム膜を1000Å成膜し、フォトエッチング法によりパターン形成を行い固定電極203を形成した。続いて、犠牲層209として酸化亜鉛をスパッタ法により成膜し、フォトエッチング法によりパターン形成を行った。更に、レジストパターン形成後、スパッタ法によりアルミニウム膜を3000Å成膜し、リフトオフ法によりパターン形成を行い対向電極206を形成した。このとき、対向電極206は熱酸化膜202と犠牲層209上に跨るよう形成され、更に犠牲層209上の端部221の位置は固定電極203の端部222より5μm短く形成した(図8(a)参照)。

【0061】次に、スパッタ法により酸化シリコン膜を1μm成膜し、フォトエッチング法により対向電極206を覆うようにパターン形成を行い絶縁層207を形成

した。この時、固定電極203の端部222上に絶縁層207の端部223が合うように形成した(図8(b)参照)。

【0062】次に、真空蒸着法により金を3000Å成膜し、フォトエッチング法により絶縁層207上に引き出し電極213を形成した(図8(c)参照)。

【0063】次に、引き出し電極213上に探針208を形成した後、犠牲層209の酸化亜鉛を酢酸水溶液で除去することにより、カンチレバー型プローブを得た(図8(d)参照)。

【0064】以上のようにして作製した長さ400μm、幅100μmのカンチレバー型変位素子の対向電極と固定電極に電圧を印加しカンチレバーを変位させたところ、基板面に垂直な方向(Z方向)に0.2μm/Vで変位することがわかった。さらに該カンチレバー型プローブをSTM装置に組み込み評価を行った。

【0065】図10はSTM装置のブロック図であり、図中231はバイアス印加用電源、232はトンネル電流增幅回路、233はカンチレバー駆動用ドライバ、2

234はカンチレバー型変位素子、235はサンプル、236はXY方向微動機構である。ここで探針208とサンプル235との間を流れるトンネル電流I<sub>t</sub>を検知し、I<sub>t</sub>が一定となるようにフィードバックをかけ、カンチレバーを駆動し、探針208とサンプル235との間隔を一定に保っている。ここでサンプル235にはシリコン上に金を500Å蒸着したもの用い、バイアス電流1nA、スキャンエリア1μm×1μmで観察したところ、粒径300Å程度の金のSTM像を再現性良く得ることができた。更に、連続してSTM動作を行ったが対向電極と固定電極とが電気的にショートする事がなく、装置の耐久性が向上した。

【0066】尚、カンチレバー型変位素子の所望の応答性ならびに剛性を必要とする場合は、カンチレバーの長さ、厚さを変える等の設計を行えば良い。

#### 【0067】実施例7

本発明第2のカンチレバー型変位素子を用いたカンチレバー型プローブの別の例を説明する。

【0068】図9は本実施例のカンチレバー型プローブの概略図であり、カンチレバーの絶縁層207の形状を変更した以外は実施例6と同様にカンチレバー型プローブを作製した。具体的には図8(a)の工程で、対向電極206の形成後、対向電極206をマスクとして犠牲層209を2000Åエッチングし、犠牲層209に段差を設けた後、絶縁層207を成膜しパターン形成を行うことにより、図9に示すような形状を持つカンチレバー型プローブを作製した。このカンチレバー型プローブを用いて図10に示したようなSTM装置を構成し、実施例6と同様に評価したところ、実施例6と同様の結果を得た。

【0069】更に、本発明第2によるカンチレバー型プローブ

ロープは、先に説明した本発明第1によるカンチレバー型プローブと同様に、AFM、STM、加工装置、及びそれらの複合装置に適用することができる。

#### 【0070】実施例8

本実施例は図11に示したような本発明第3のカンチレバー型変位素子を作製したものであり、図12を用いてその製造方法を説明する。

【0071】先ず面方位(100)の単結晶シリコン基板301の表面へ、減圧CVD法によりSi<sub>3</sub>N<sub>4</sub>を300nm成膜し保護膜とする。その後フォトリソグラフを行いレジストパターン311を形成した(図12(a)参照)。

【0072】次に面方位によりエッティング速度が大きく異なることを利用した、シリコン異方性エッティングを行い(111)面が露出した隆起部304を形成した(図12(b)参照)。

【0073】次にスパッタ蒸着により密着性確保のためCrを1nm程度蒸着した後、Auを100nm蒸着し電極膜312を形成した(図12(c)参照)。

【0074】次にフォトリソグラフにより電極膜312の不要部分をエッティング除去し、固定電極305を形成した(図12(d)参照)。

【0075】次にスパッタ蒸着によりZnOを2μm成膜し、犠牲層膜313を形成した(図12(e)参照)。

【0076】次にフォトリソグラフにより犠牲層膜313の不要部分をエッティング除去し犠牲層314を残した(図12(f)参照)。

【0077】更にこの上にスパッタ蒸着によりCrを10nm成膜し、Auを200nm形成したのち、再びCrを10nm蒸着した。こうして形成された電極膜の不要部分をエッティング除去し、対向電極306を形成した(図12(g)参照)。

【0078】次にスパッタ蒸着によりSiO<sub>2</sub>を1μm成膜し、弹性層315を形成した(図12(h)参照)。

【0079】再びフォトリソグラフを行い、弹性層315の不要部分をエッティング除去し、カンチレバー303となる部分を残した(図12(i)参照)。

【0080】最後に犠牲層314をドライエッティングにより除去することにより、基板上にカンチレバー303が形成され、カンチレバー型変位素子を得た(図12(j)参照)。

【0081】ここで、エッティングに用いた溶液やガスは、Auに対してはKI:I<sub>2</sub>水溶液、Crに対しては(NH<sub>4</sub>)<sub>2</sub>Ce(NO<sub>3</sub>)<sub>6</sub>:HClO<sub>4</sub>水溶液、ZnOに対しては酢酸水溶液を用いた。またSiの異方性エッティングにはKOH水溶液を用い、ドライエッティングにはCF<sub>4</sub>ガスを用いた。

【0082】なお、電極、犠牲層、弹性層として用いた

物質は上記に限定されるものではなく他の物質を用いることも可能である。

【0083】以下に、本実施例で作製したカンチレバー型変位素子の主要部の寸法の一例を示す。

#### 【0084】

隆起部304の高さ : 280μm

隆起部304の傾斜部の長さ : 350μm

カンチレバー303の長さ : 360μm

カンチレバー303の幅 : 50μm

10 本実施例のカンチレバー型変位素子は、カンチレバーの変位部先端を基板面から遠ざけることができたにもかかわらず、カンチレバーの寸法が等しい従来の素子と同程度の駆動電圧当たりの変位量が得られた。

#### 【0085】実施例9

図13に本実施例のカンチレバー型プローブを示す。図13(a)は上面図であり、図13(b)は図13(a)中の破線A-A'における断面図である。

【0086】本実施例のカンチレバー型プローブは、実施例8の構成に加えて、カンチレバー先端位置に導電性の探針321とこれに接続された引き出し電極322を新たに設けたものである。

【0087】上記の探針321は、引き出し電極322を蒸着とフォトリソグラフにより形成したのち、フォトマスクを5μm塗布し、探針321を形成する位置のみレジストを除去し開口部を形成し、斜め方向からの真空蒸着と基板回転を組み合わせることにより形成した。この方法はアスペクト比の高い微小構造物を形成する方法として知られている。

【0088】本実施例のカンチレバー型プローブは走査型探針顕微鏡のプローブとして用いることができる。例えば、探針321の先端を導電性の試料表面に数nm程度まで接近させた時に流れるトンネル電流を検出し、カンチレバーの駆動電圧にフィードバックをかけ探針321と試料表面との距離を一定に保つことができる。このような状態でカンチレバーを外部の走査手段により試料面内方向に走査させることにより、フィードバック電圧の変化より試料表面の微小な凹凸や導電率の分布を観察することができるようになる。

【0089】本実施例のカンチレバー型プローブでは、探針を試料表面に接近させる場合の基板面の突起物の制限が緩和され、探針をより確実に試料表面へ接近させることができるようになった。

#### 【0090】実施例10

本実施例は、実施例9において説明したカンチレバー型プローブを、同一のシリコン基板上に複数個作製し、半導体素子と共に集積化して図14に示すような集積化プローブ330を作製したものである。

【0091】図14において、同一シリコン基板301上に形成された各カンチレバー型プローブは半導体素子331に接続されている。半導体素子331には内部配

線332が接続され、外部端子333を通して外部と入出力できるようになっている。

【0092】かかる集積化プローブは、前述実施例8, 9で説明した作製方法において、フォトリソグラフのパターンを拡張するだけで作製することができる。このように、同一の基板上へ複数のカンチレバーを同時に形成できるため、寸法精度が非常に高く、各カンチレバー間の特性のばらつきも非常に小さく抑えることができる。

【0093】また、基板としてSi単結晶を用いることにより、トランジスタやダイオード等の半導体素子も同一基板上へ集積化することが可能となり、トンネル電流増幅やカンチレバー駆動用のアンプを一体化することができる。

【0094】図15は本実施例の集積化プローブを用いたSTM装置を模式的に示した図である。これにより、集積化プローブ330を用い、観察対象353の表面上の複数の微小領域のSTM像を同時に観察することができる。同図において351及び352はX, Y, Z方向に粗動機構を有する可動ステージであり、可動ステージ351には集積化プローブ330が固定され、可動ステージ352には観察対象353が固定されている。

【0095】354はZ方向の粗動機構であり、355, 356はXY方向の微粗動機構である。357は観察対象353と集積化プローブ330の平行出しの為の調節機構である。358, 359はそれぞれの微粗動機構をコントロールするためのコンピュータシステムである。360は各探針からのトンネル電流を検出しカンチレバーの変位量にフィードバックをかけるための制御装置である。

【0096】図16は図15における集積化プローブ330と観察対象353の一部分を拡大した断面図である。

【0097】このようなSTMシステムに本発明によるところのカンチレバー型プローブを用いることにより、搭載する素子選択の自由度が大きく向上し、外部との接続や、駆動に際しての困難が軽減された。

【0098】以下に本実施例で作製した集積化プローブの寸法の一例を示す。

【0099】集積化プローブ330の外径…40mm×40mm×1mm

カンチレバーの本数	…90本
各カンチレバーの長さ	…500μm
各カンチレバーの幅	…50μm
探針321の高さ	…3μm

#### 実施例11

図17に実施例10で説明した集積化プローブを用いた、情報の記録・再生等を行える情報処理装置の模式図を示す。

【0100】同図において、373は電圧印加により抵抗値が変化する記録層、372は金属電極層、371は

記録媒体基板である。374はXYステージ、375は本発明による集積化プローブ、376は集積化プローブの支持体、377は集積化プローブをZ方向へ粗動するためのリニアアクチュエータ、378, 379はXYステージをそれぞれX, Y方向へ駆動するリニアアクチュエータ、380は記録再生用のバイアス回路である。381はトンネル電流検出器、382は集積化プローブをZ軸方向に移動させるためのサーボ回路であり、383はアクチュエータ377を駆動するためのサーボ回路である。384は個々のカンチレバーを微小変位させるための駆動回路であり、385はアクチュエータ377の駆動回路であり、386はXYステージの位置制御を行う駆動回路である。387はこれらの操作を制御するコンピュータである。

【0101】このようなシステムを用いることにより、大容量の情報を高密度に記録することができるとなり、またプローブを多数集積化し、それらを同時に走査するため、高速度の記録再生を行うことができる。

【0102】このようなシステムに本発明第3のカンチレバー型変位素子を用いることにより、基板上に配置する素子の制限が緩和され、記録再生時のトラッキング性能が向上し、書き込み、読み取り時のエラー発生率を小さくすることができる。

【0103】更に、本発明第3によるカンチレバー型プローブは、先に説明した本発明第1, 第2によるカンチレバー型プローブと同様に、AFM, STM, 加工装置、及びそれらの複合装置に適用することができる。一方、本発明第1, 第2によるカンチレバー型プローブも、本発明第3によるカンチレバー型プローブと同様に、上述したような情報処理装置に適用することができる。

#### 【0104】

【発明の効果】以上説明した様に、本発明によれば以下の効果を奏する。

(1) 本発明第1のカンチレバー型変位素子は、基板表面あるいはカンチレバーの基板側の面へ凸状部位を設けた事により、昇華性材料を用いた製造工程を行うことなく貼り付き現象を防止でき、製造工程の簡略化、さらには歩留まりが向上された。また、凸状部位を絶縁性材料で形成したものは、カンチレバーを大きく変位させても固定電極と対向電極との電気的なショートを回避する事が可能となり、素子及びその電気制御系の耐久性が向上し、ひいては本素子を搭載した各種装置の耐久性が向上する。

(2) 本発明第2のカンチレバー型変位素子は、カンチレバーを構成する絶縁層の形状による簡易な手段で、固定電極と対向電極との電気的なショートを回避でき、本発明第1のカンチレバー型変位素子と同様に素子及び本素子を搭載した各種装置の耐久性が向上する。

(3) 本発明第3のカンチレバー型変位素子は、カンチ

レバー下部の基板面を隆起させると共に、隆起部上に固定電極を設けているため、変位量の低下を招くことなくカンチレバー先端部を基板面から遠ざけることができ、素子の配置や、外部との配線の自由度が増す。

【0105】更に、本素子を用いて構成される走査型トンネル顕微鏡や情報処理装置では、試料や記録媒体と素子基板との接触を回避でき、より信頼性の高い装置を実現できる。

#### 【図面の簡単な説明】

【図1】本発明第1によるカンチレバー型プローブの一例を示す概略構成図である。

【図2】図1のカンチレバー型プローブの作製工程を説明するための図である。

【図3】実施例2にて示す本発明第1によるカンチレバー型プローブの概略構成図である。

【図4】実施例3にて示す本発明第1によるカンチレバー型プローブの概略構成図である。

【図5】実施例4にて示す本発明第1によるカンチレバー型プローブの概略構成図である。

【図6】本発明第1によるカンチレバー型プローブを組み込んだ走査型探針顕微鏡の模式図である。

【図7】本発明第2によるカンチレバー型プローブの一例を示す概略構成図である。

【図8】図7のカンチレバー型プローブの作製工程を説明するための図である。

【図9】実施例7にて示す本発明第2によるカンチレバー型プローブの概略構成図である。

【図10】本発明第2によるカンチレバー型プローブを組み込んだSTM装置の模式図である。

【図11】本発明第3のカンチレバー型変位素子の概略構成図である。

【図12】図11のカンチレバー型変位素子の作製工程を説明するための図である。

【図13】実施例9にて示す本発明第3によるカンチレバー型プローブの概略構成図である。

【図14】実施例10にて示す本発明第3による集積化プローブの概略構成図である。

【図15】図14の集積化プローブを組み込んだSTM装置の模式図である。

【図16】図15のSTM装置の部分拡大図である。

【図17】図14の集積化プローブを組み込んだ情報処理装置の模式図である。

【図18】従来例のカンチレバー型プローブの概略構成図である。

#### 【符号の説明】

101 基板

102 絶縁膜

103 固定電極

104 凸状部位

105 空隙

106 対向電極を兼ねるカンチレバー

107 絶縁膜

108 探針

109 極性層

110 突起

111 凸状部位

112 固定電極の配線

113 引き出し電極

120 試料

10 121, 122 配線

123 静電容量検出ユニット(静電駆動ユニット)

124 トンネル電流検出ユニット

125, 126 配線

201 基板

202 絶縁層

203 固定電極

206 対向電極

207 絶縁層

208 探針

209 極性層

213 引き出し電極

221 対向電極の端部

222 固定電極の端部

223 絶縁層の端部

231 バイアス印加用電源

232 トンネル電流増幅回路

233 カンチレバー駆動用ドライバ

234 カンチレバー型変位素子

235 サンプル

236 XY方向微動機構

301 基板

302 固定部

303 カンチレバー

304 隆起部

305 固定電極

306 対向電極

311 レジストパターン

312 電極膜

313 極性層膜

314 極性層

315 弹性層

321 探針

322 引き出し電極

330 集積化プローブ

331 半導体素子

332 内部配線

333 外部端子

351, 352 可動ステージ

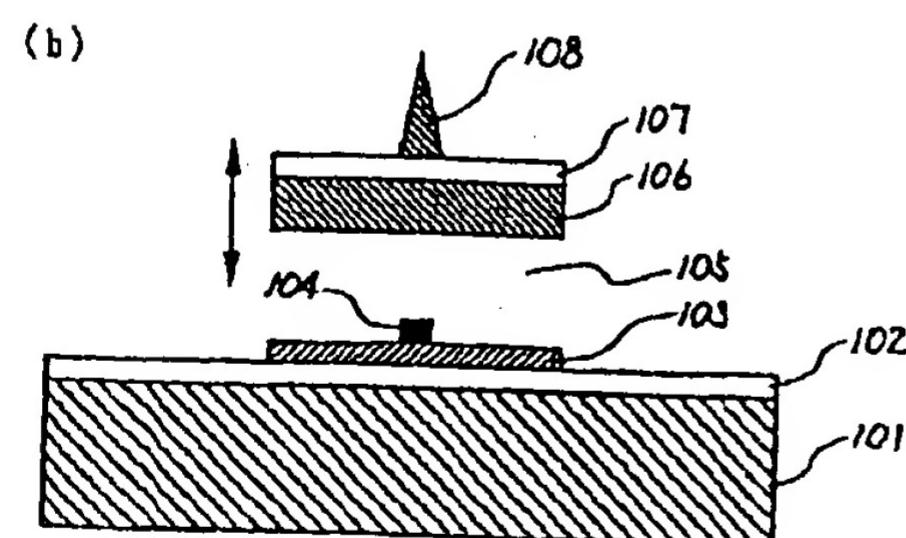
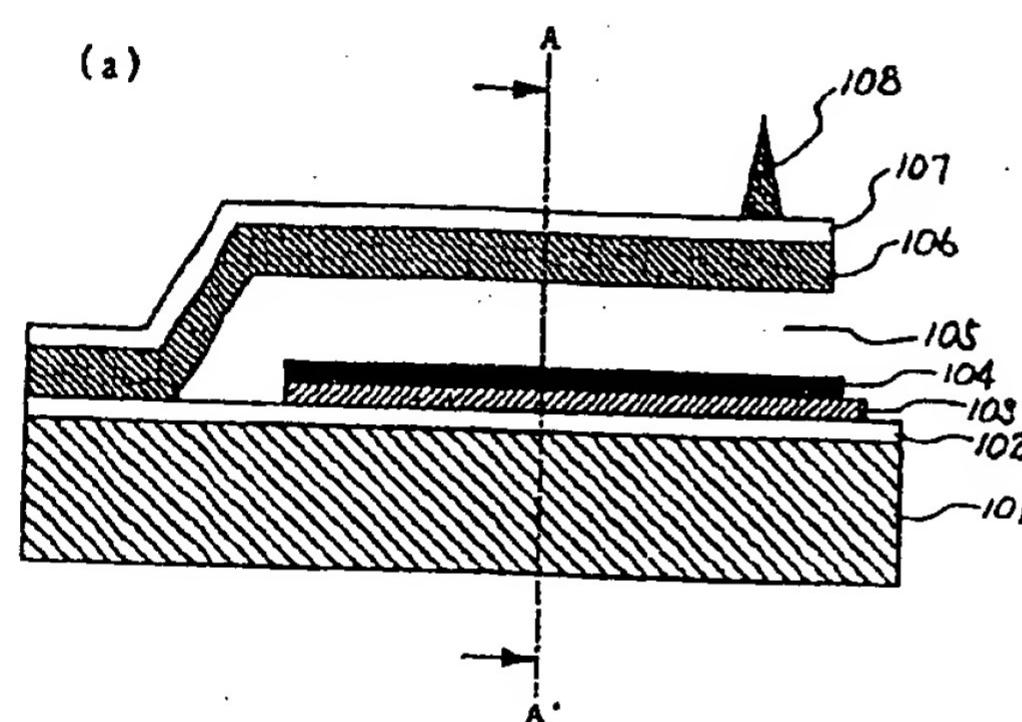
353 観察対象

50 354 Z方向粗動機構

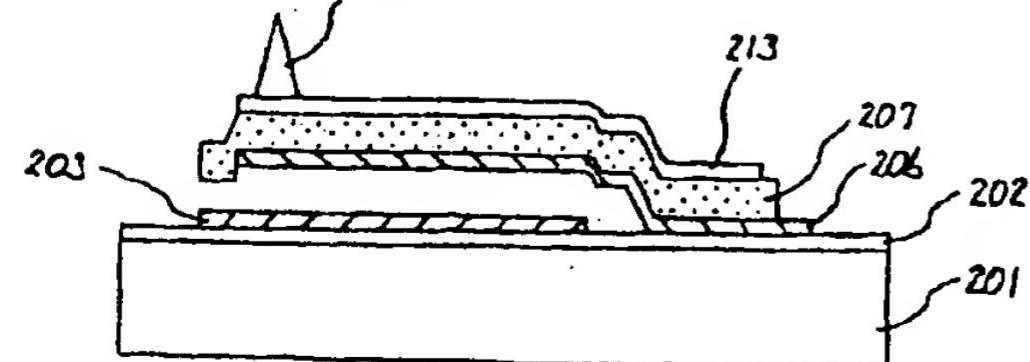
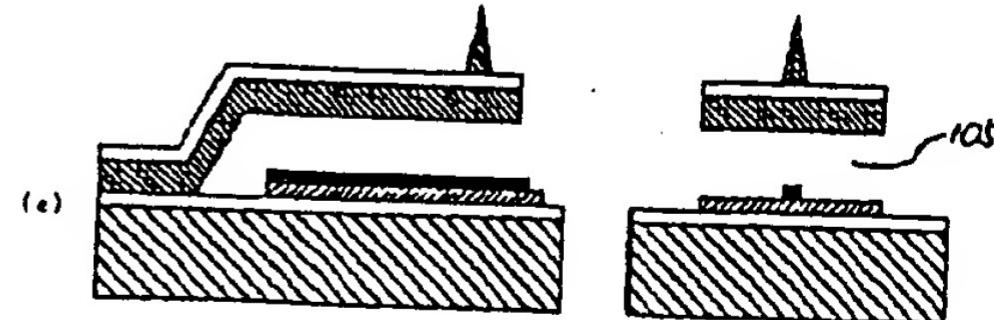
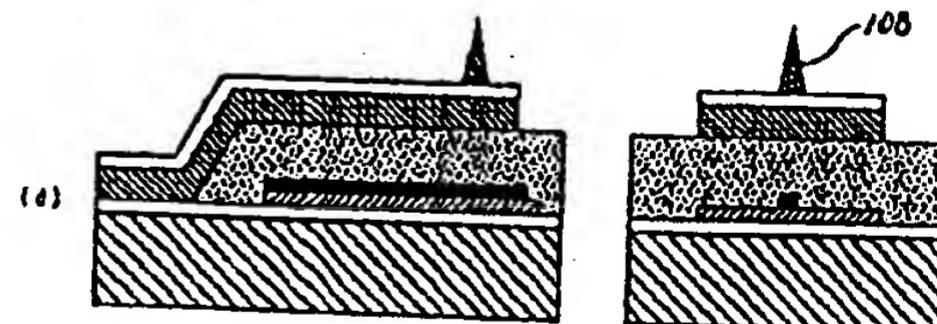
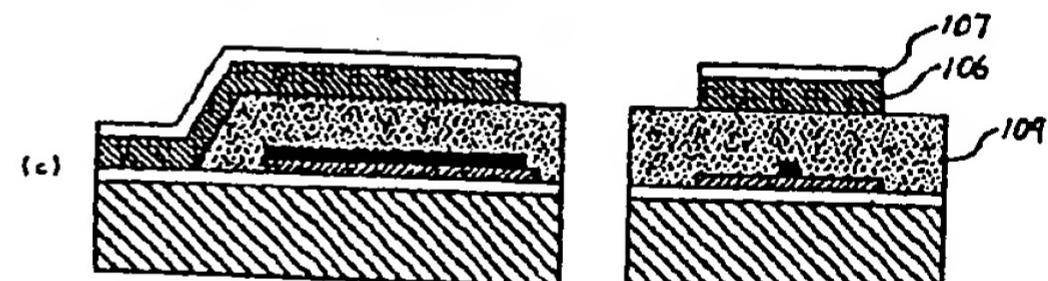
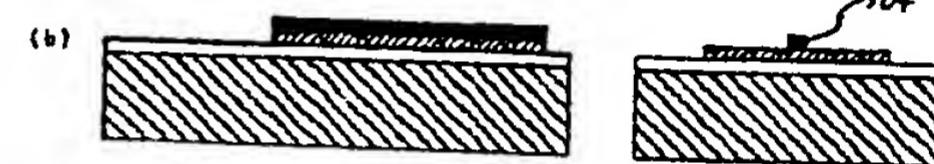
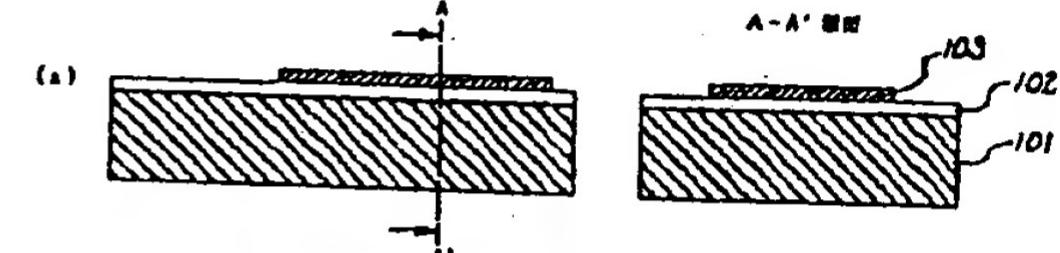
- 355, 356 X, Y方向微粗動機構  
 357 調節機構  
 358, 359 コンピュータシステム  
 360 制御装置  
 371 記録媒体基板  
 372 金属電極層  
 373 記録層  
 374 XYステージ  
 375 集積化プローブ  
 376 支持体  
 377 Z方向リニアアクチュエーター  
 378 X方向リニアアクチュエーター  
 379 Y方向リニアアクチュエーター

- (11) 20  
 380 記録再生用バイアス回路  
 381 トンネル電流検出器  
 382, 383 サーボ回路  
 384, 385, 386 駆動回路  
 387 コンピューター  
 401 Siウェハー  
 402 固定電極  
 403 Si  
 404 対向電極  
 10 405 カンチレバー  
 406 絶縁層  
 407 探針  
 408 引き出し電極

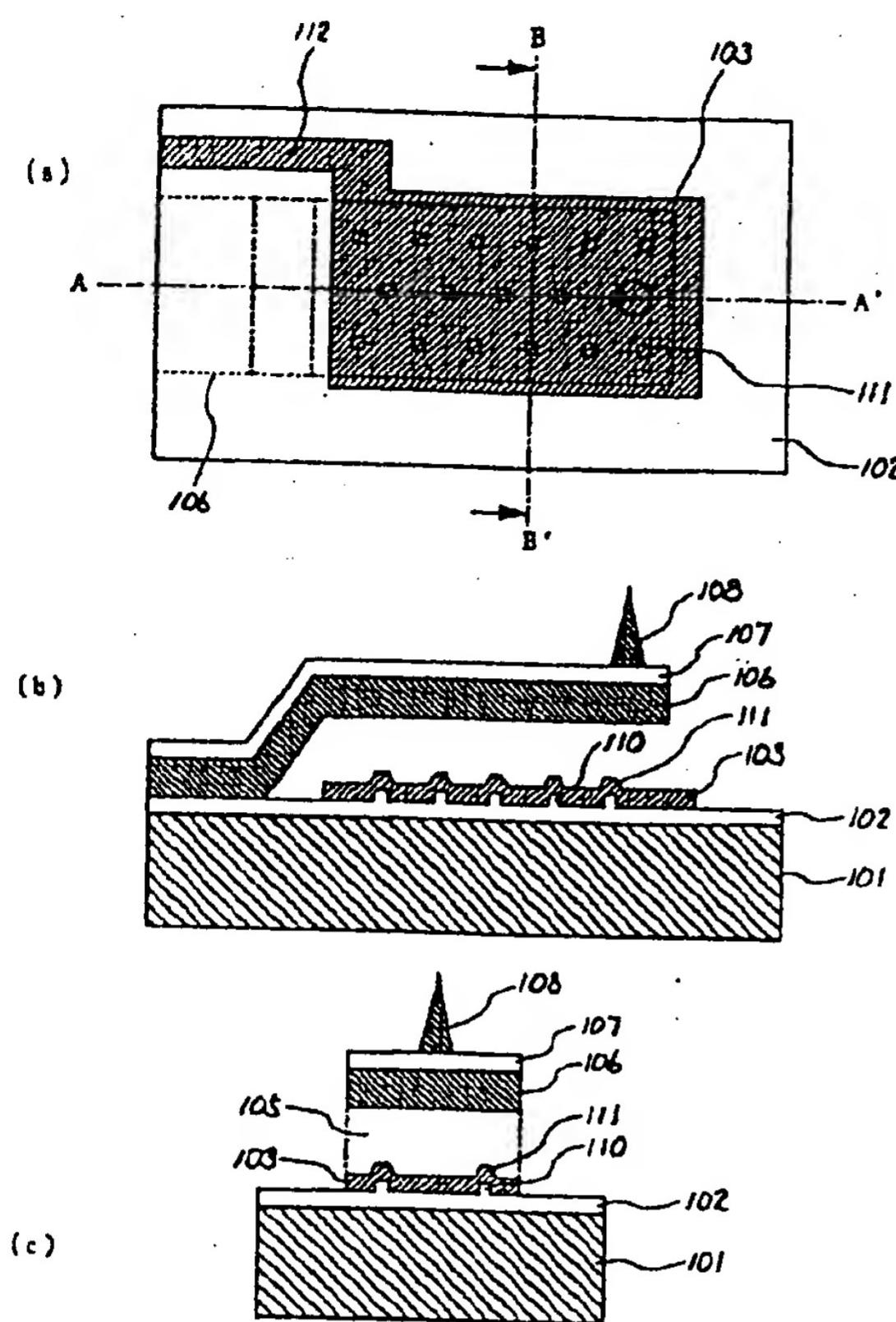
【図1】



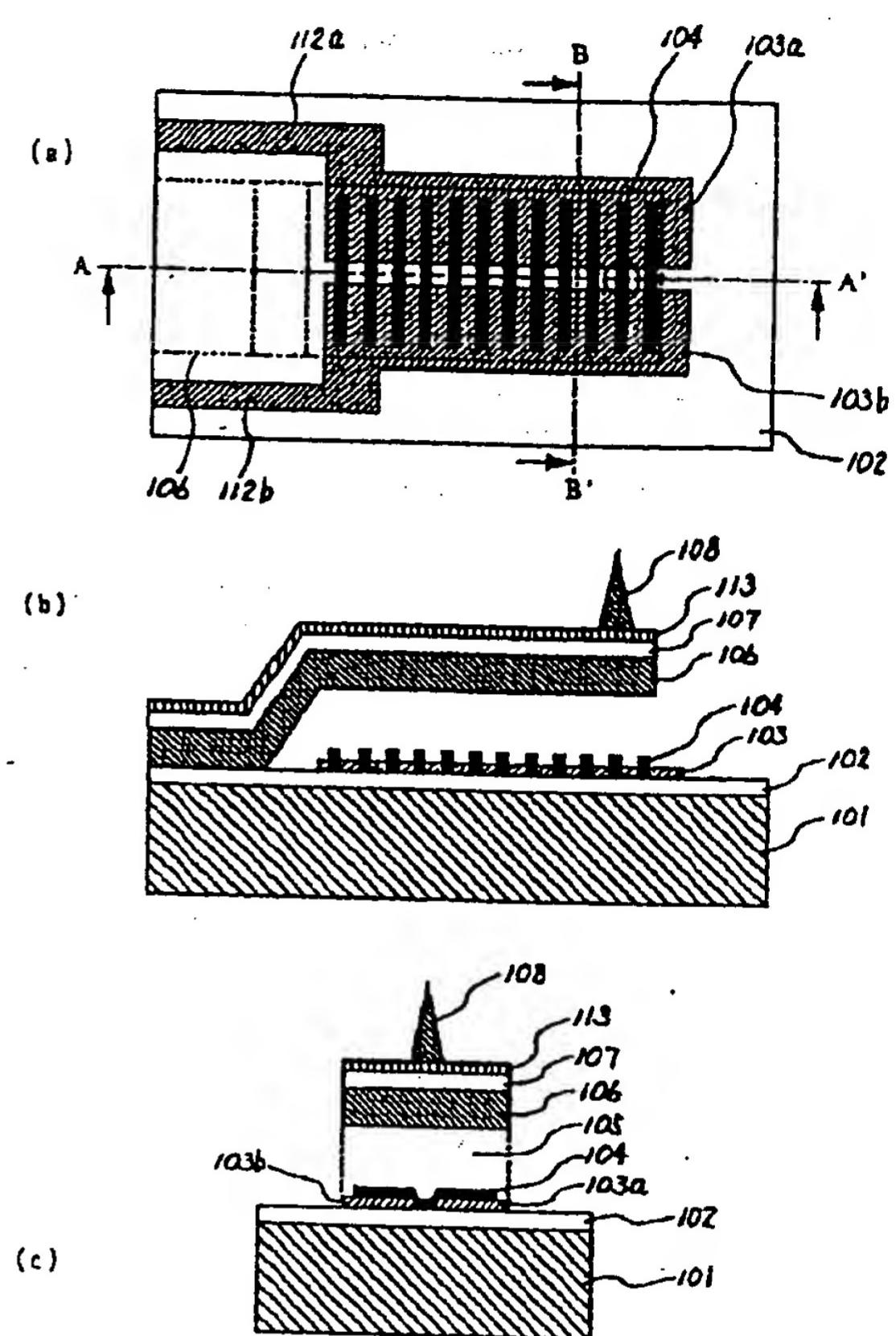
【図2】



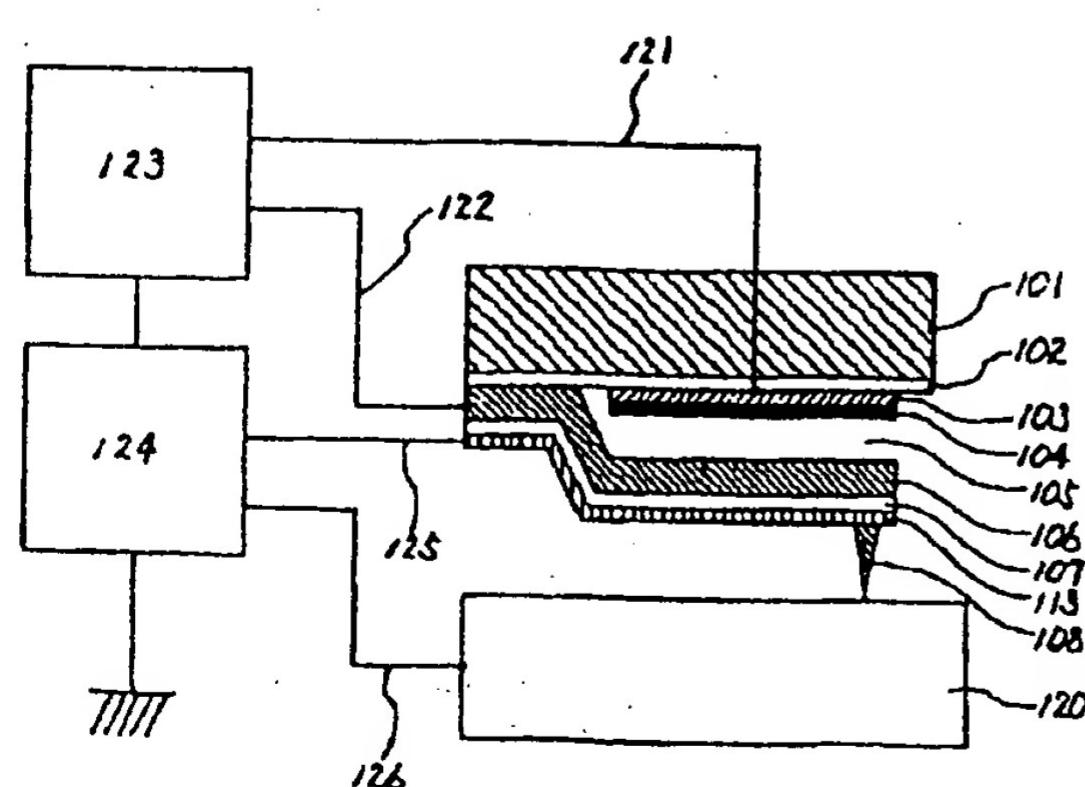
【図3】



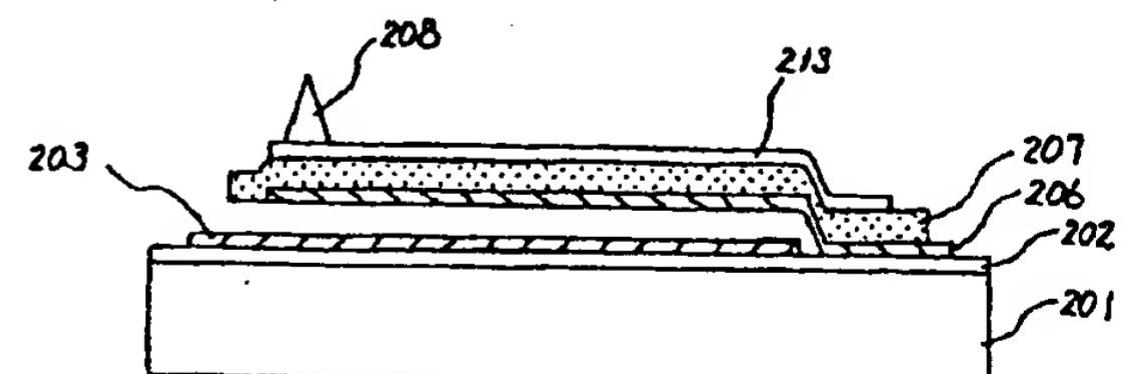
【図4】



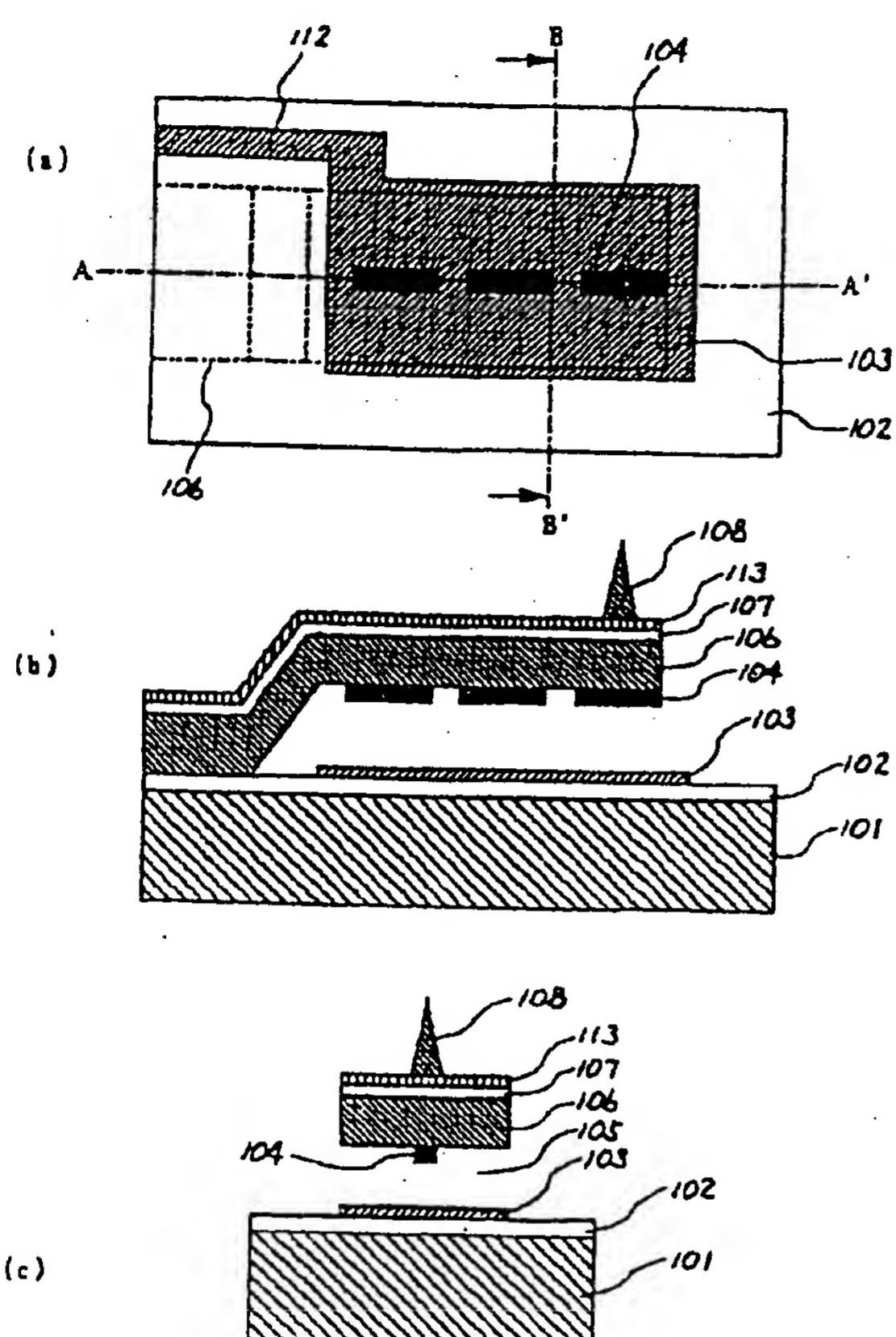
【図6】



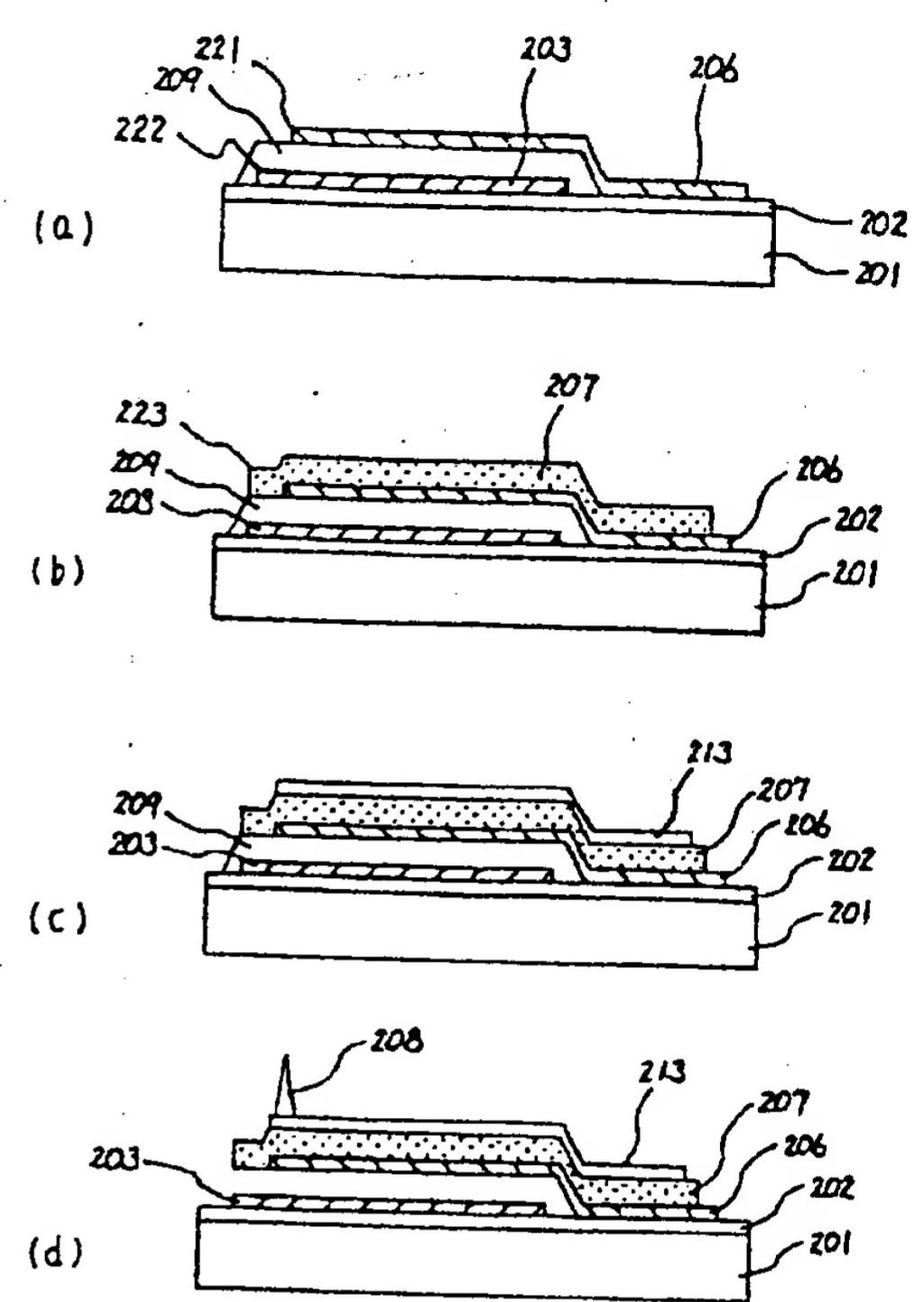
【図7】



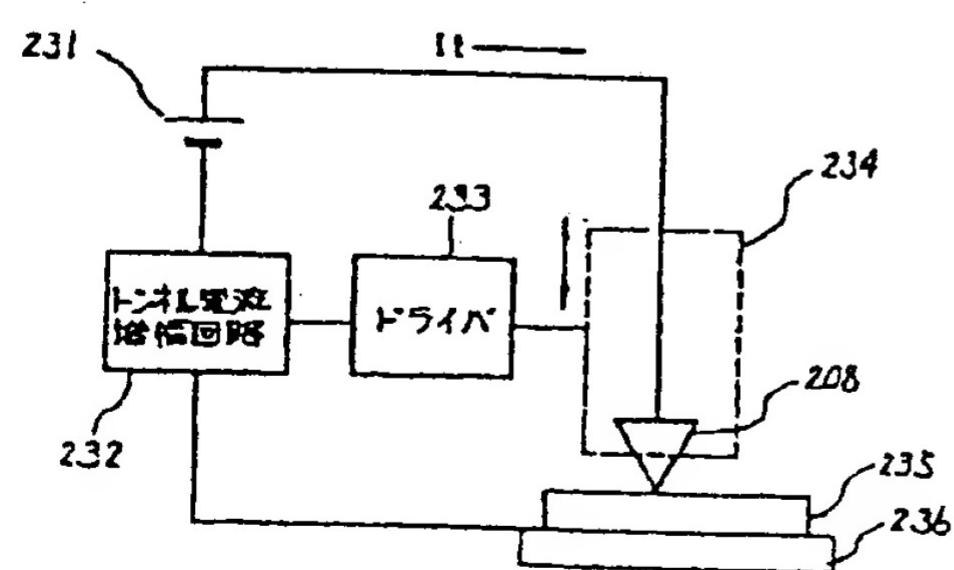
【図5】



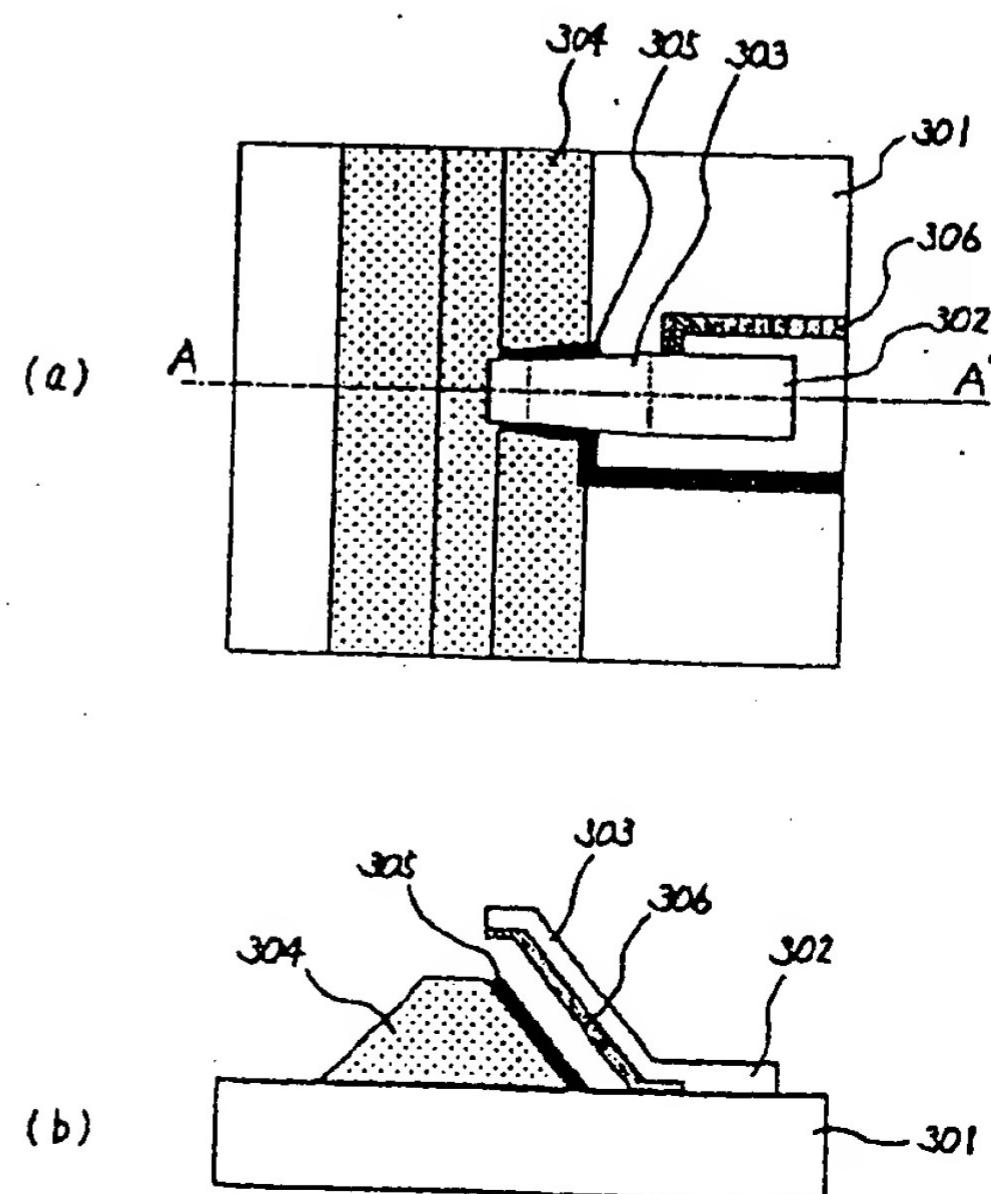
【図8】



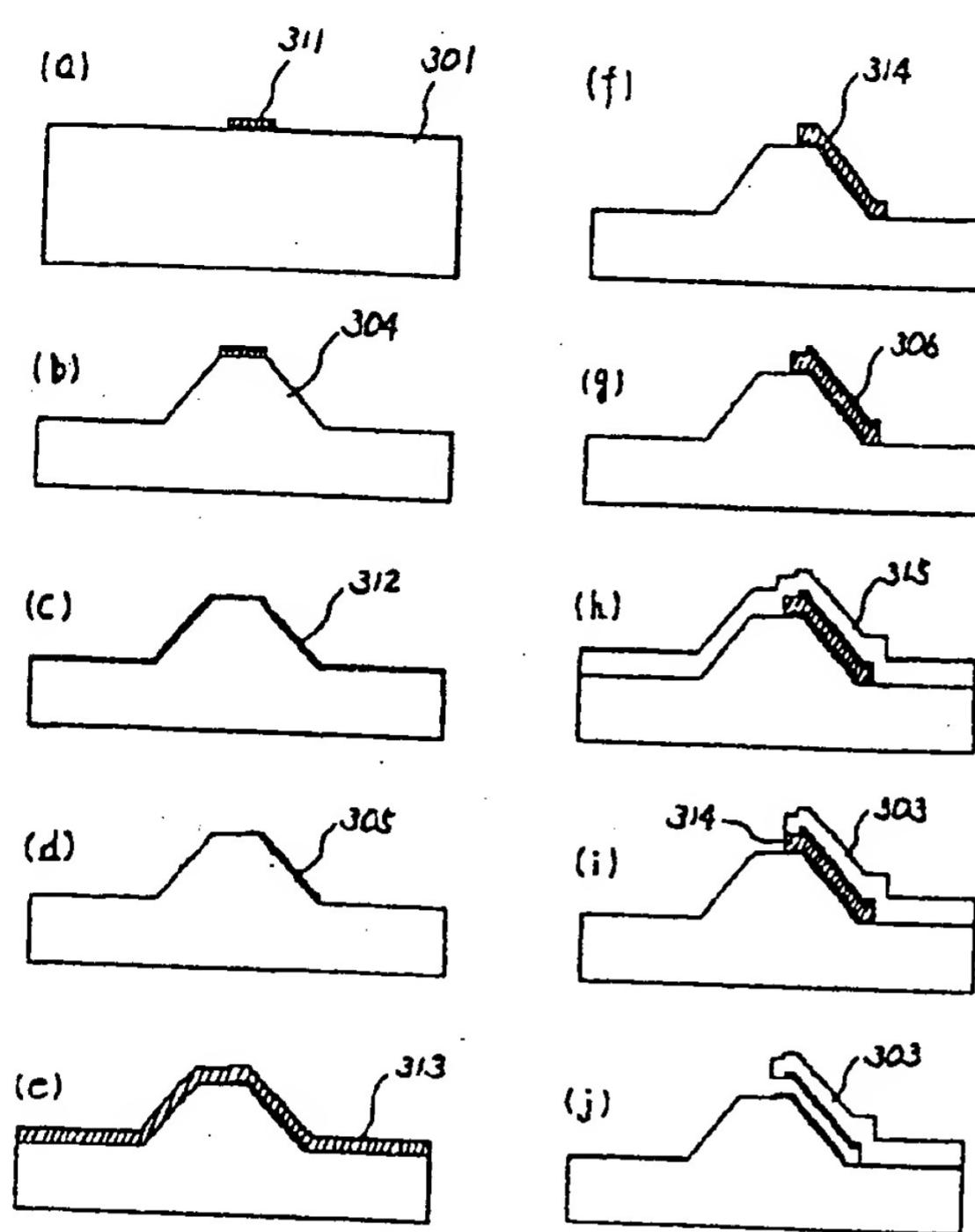
【図10】



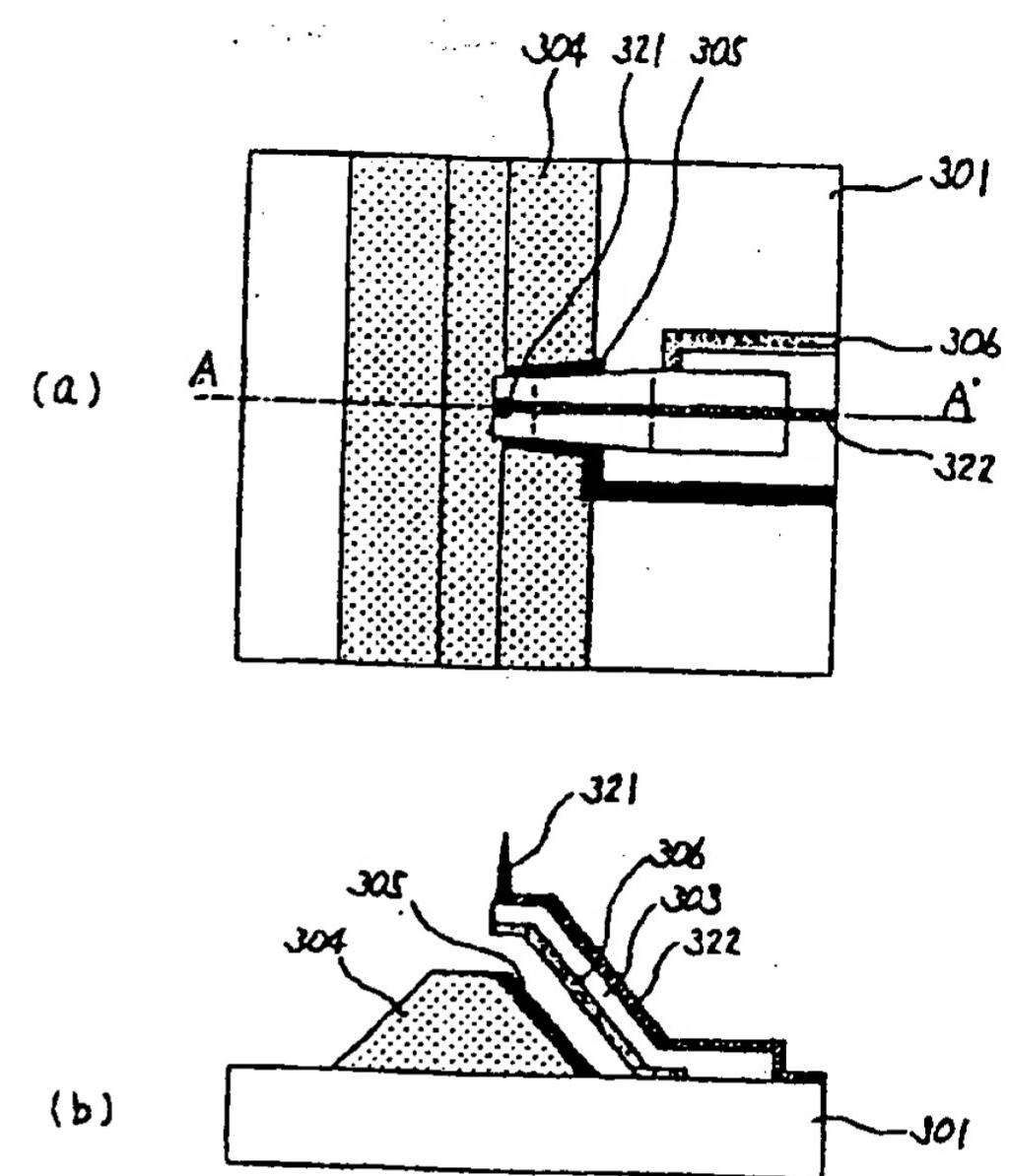
【図11】



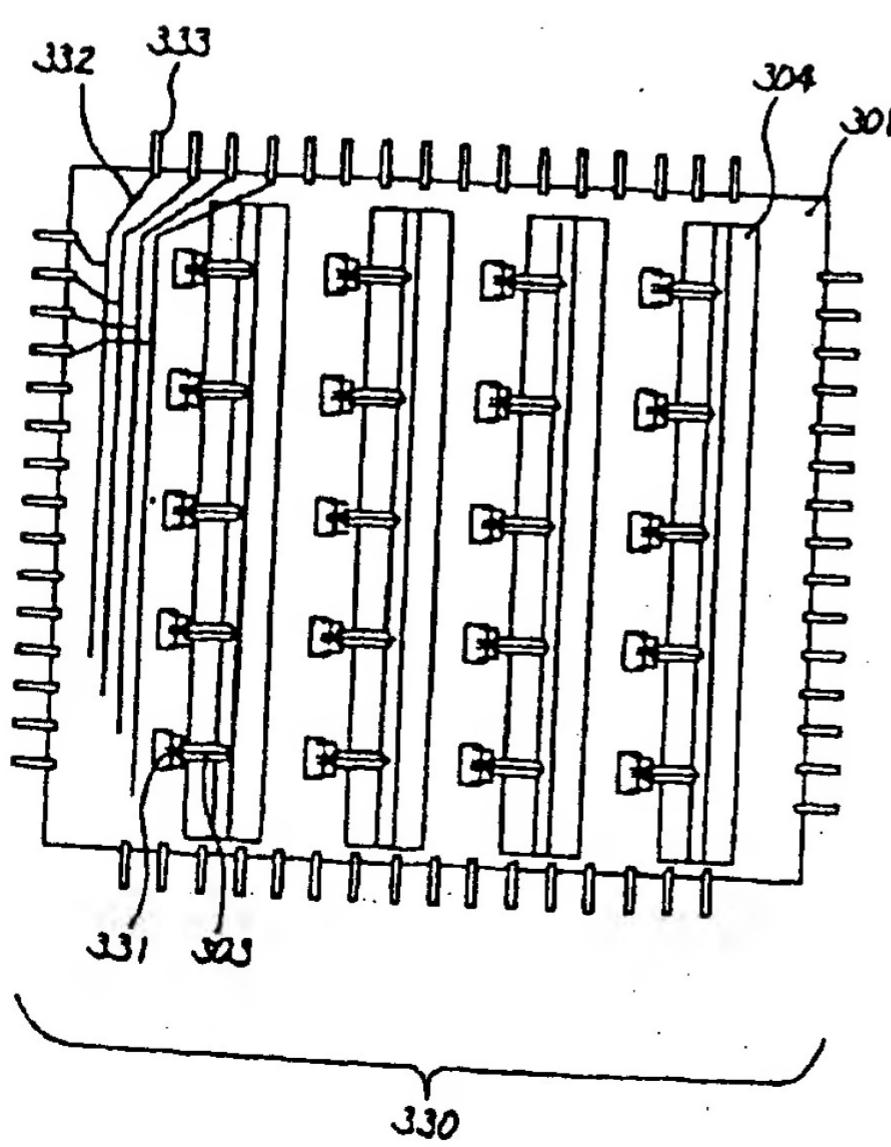
【図12】



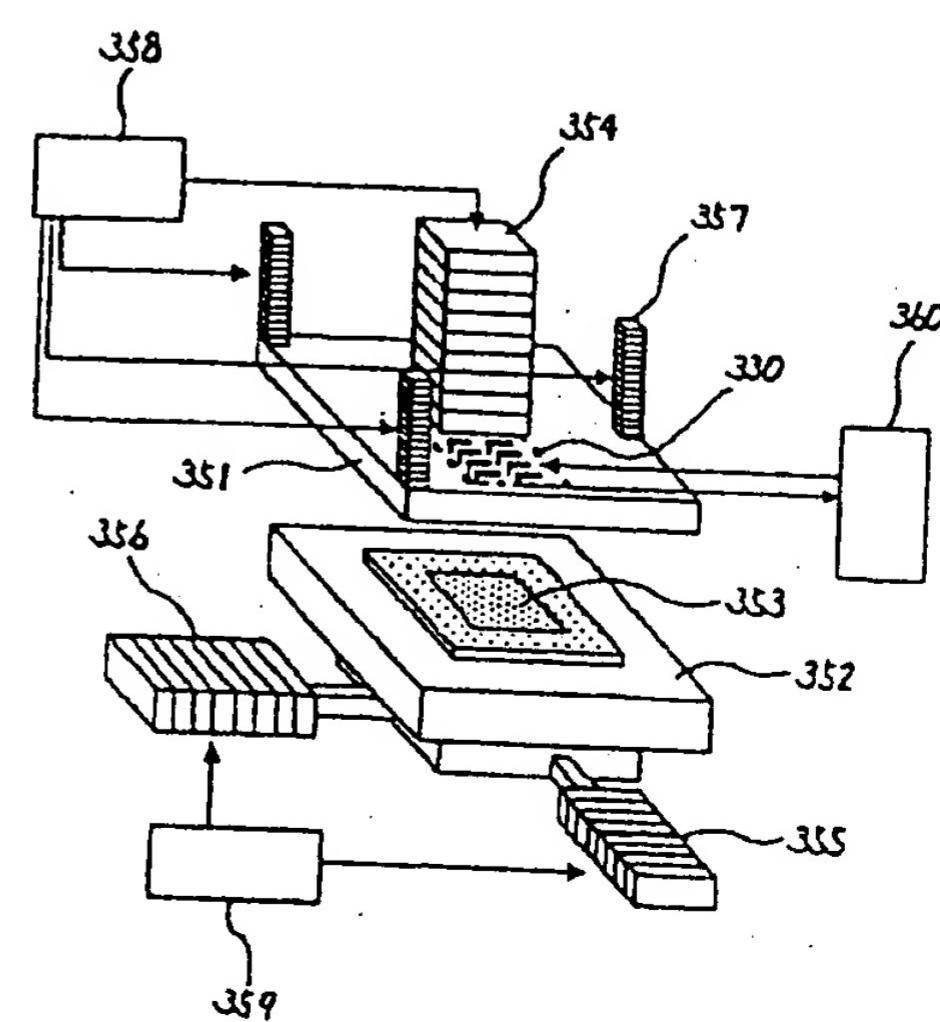
【図13】



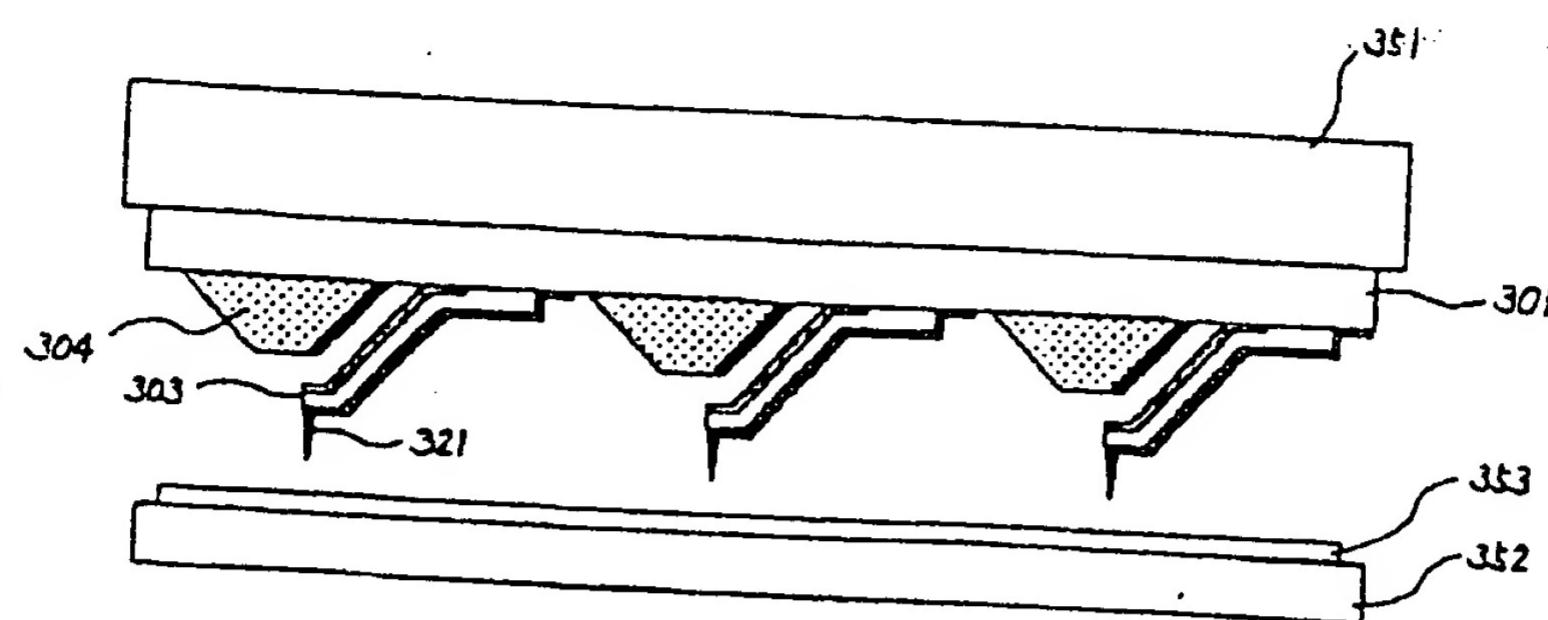
【図14】



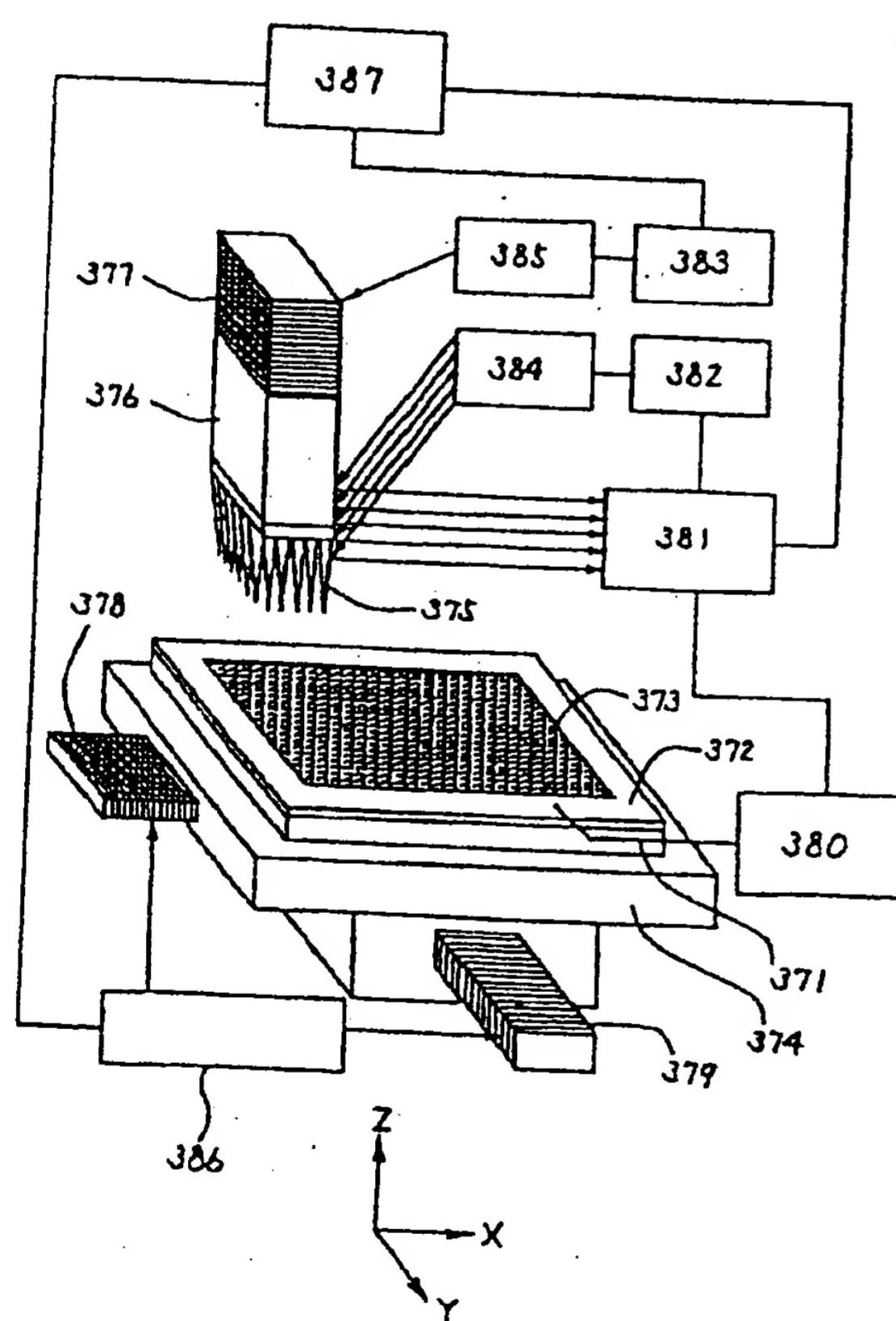
【図15】



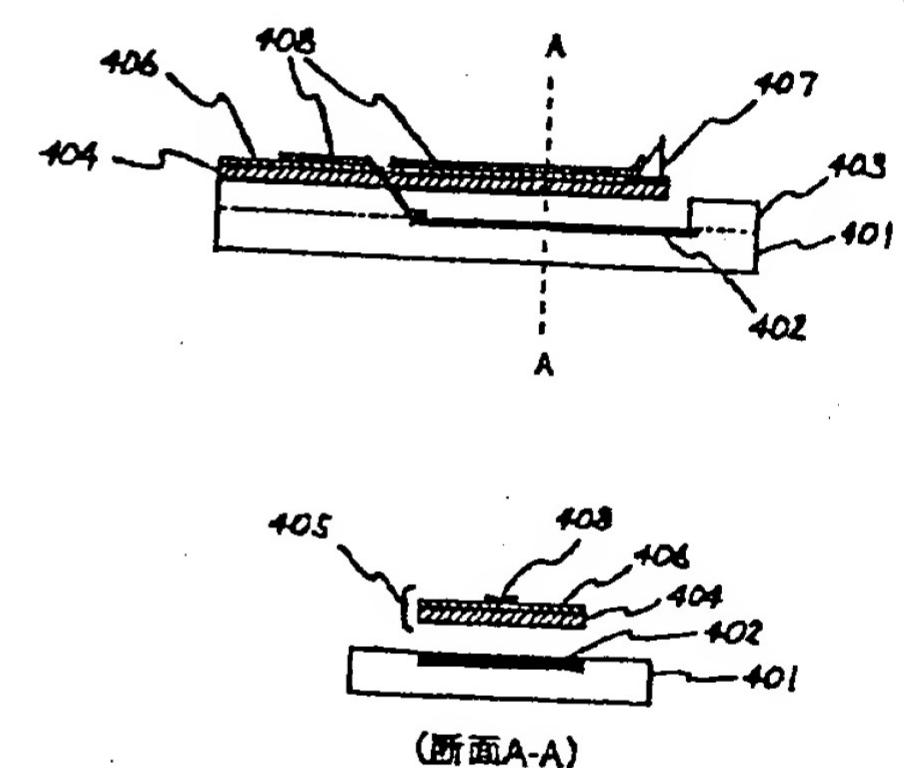
【図16】



【図17】



【図18】



フロントページの続き

(72)発明者 島田 康弘

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 中山 優

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内